

**BEST AVAILABLE COPY**  
**PATENT ABSTRACTS OF JAPAN**

(11)Publication number : 2001-305581

(43)Date of publication of application : 31.10.2001

(51)Int.Cl.

G02F 1/1368

G02F 1/1335

G09F 9/30

H01L 29/786

(21)Application number : 2000-122602

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 24.04.2000

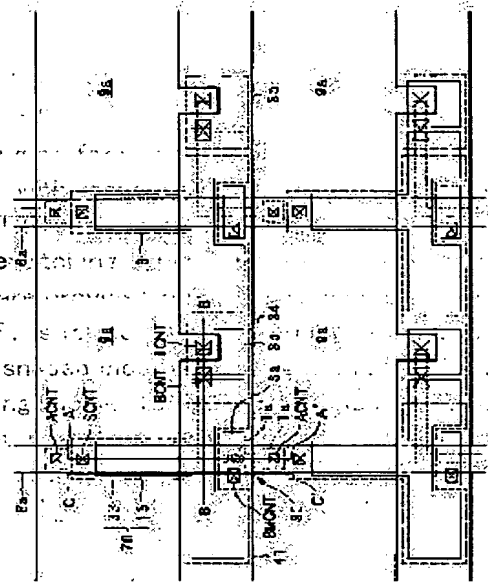
(72)Inventor : SATO TAKASHI

**(54) ELECTROOPTICAL DEVICE**

**(57)Abstract:**

**PROBLEM TO BE SOLVED:** To conduct high quality image display by increasing a pixel numerical aperture, reducing the resistive value of scanning lines, increasing an accumulated capacitance and enhancing light shielding performance for slant incident light beams and returning light beams, with respect to an electrooptical device.

**SOLUTION:** In the electrooptical device, pixel electrodes (9a), TFTs (30) which switching control the electrodes, and data lines (6a) connected to the TFTs are provided on a TFT array substrate (10). A gate electrode (3a) of the TFT is formed in an island shape for every pixel and connected to a stripe shaped incorporated light shielding film (41) that is also used as a scanning line. A storage capacitance (70) is constituted of a first capacitance electrode (13) made up with a same film of the gate electrode and a second capacitance electrode (33). The electrode (33) is connected to a first light shielding film (11a) which is also used as a capacitance line.



**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] The thin film transistor equipped with the pixel electrode and the gate electrode which consists of electric conduction film which is connected to this pixel electrode and divided in the shape of an island for every pixel on the substrate, While being crossed and extended to said data line by the data-line [ which was connected to this thin film transistor ], and upper layer side of said thin film transistor, it has the conductive upper light-shielding film which the laminating is carried out through the interlayer insulation film to said gate electrode, and specifies the opening field of each pixel partially at least. Said upper light-shielding film is an electro-optic device characterized by connecting with said gate electrode and serving as the scanning line.

[Claim 2] Said upper light-shielding film is an electro-optic device according to claim 1 characterized by intersecting said data line and being extended in the shape of a stripe.

[Claim 3] The electro-optic device according to claim 1 or 2 characterized by having further the storage capacitance containing the 1st capacity electrode which consists of the same film as the electric conduction film which constitutes said gate electrode.

[Claim 4] It is the electro-optic device according to claim 3 which is further equipped with the middle conductive layer which carries out trunk connection of said pixel electrode and said thin film transistor, and is characterized by said storage capacitance containing the 2nd capacity electrode which consists of the same film as said middle conductive layer.

[Claim 5] It is the electro-optic device according to claim 4 which is arranged at the lower layer side of said thin film transistor, and is characterized by the thing of said thin film transistor which the channel field was seen from said substrate side at least, it has further the conductive lower layer light-shielding film of the shape of the shape of a wrap grid, and a stripe, said 1st capacity electrode is connected to said pixel electrode, it considers as pixel electrode potential, and said 2nd capacity electrode is connected to said lower layer light-shielding film, and is considered as fixed potential on said substrate.

[Claim 6] Said lower layer light-shielding film is an electro-optic device according to claim 5 characterized by being installed outside this image display field from the inside of an image display field, and being dropped on fixed potential out of this image display field.

[Claim 7] Said lower layer light-shielding film is an electro-optic device according to claim 5 or 6 characterized by seeing superficially and not overflowing the formation field of said upper light-shielding film on said substrate.

[Claim 8] Said storage capacitance is an electro-optic device given in any 1 term of claims 3-7 characterized by being formed in the field which sees superficially and laps with said data line.

[Claim 9] Said storage capacitance is an electro-optic device according to claim 8 characterized by being formed also in the field which laps with said upper light-shielding film in which it sees superficially and said data line does not exist.

[Claim 10] Said storage capacitance is an electro-optic device according to claim 9 characterized by being formed in the field which sees superficially and surrounds said gate electrode from a two way type at least.

[Claim 11] Said upper light-shielding film is an electro-optic device given in any 1 term of claims 1-10

characterized by seeing superficially and including the main track section which intersects said data line and is extended, and the lobe projected along with said data line from the part which intersects said data line.

[Claim 12] Said lobe is an electro-optic device according to claim 11 characterized by covering the field of said data line except the part where the contact hole for seeing superficially, being formed more broadly than said data line, and connecting said data line and said thin film transistor was punctured.

---

[Translation done.]

#### **\* NOTICES \***

**JPO and NCIP are not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

#### **DETAILED DESCRIPTION**

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention belongs to the technical field of the electro-optic device of a active-matrix drive method, and belongs to the technical field of the electro-optic device of the format equipped with the light-shielding film which specifies the opening field of the thin film transistor for pixel switching (TFT is called suitably below Thin Film Transistor), and each pixel especially into the laminated structure on a substrate.

[0002]

[Background of the Invention] Conventionally, in the electro-optic device of the active-matrix drive method by TFT drive, two or more scanning line and two or more data lines which carry out a phase crossover are wired in the image display field where two or more TFT(s) were arranged in the shape of a matrix. And the part to which the scanning line counters the semi-conductor layer of TFT through gate dielectric film functions as each gate electrode of TFT, respectively. Generally, as an ingredient of the gate electrode of TFT, in order to acquire transistor characteristics, to use the conductive polish recon film is needed here. Therefore, it is common to use the same conductive polish recon film from constraint that the part which functions as a gate electrode is included also about the ingredient of the scanning line.

[0003] Thus, if a scan signal is supplied through the constituted scanning line, TFT will be made into an ON state and the picture signal supplied to the source field of a semi-conductor layer through the data line will be supplied to a pixel electrode through between the source-drain concerned of TFT. And in order to cover a long time farther than the time amount made into this ON state and to hold the electrical potential difference of each picture signal supplied through TFT since only a short time is extremely performed for every pixel electrode through TFT, as for supply of the picture signal through the data line, it is common to each pixel electrode that storage capacitance is added (to liquid crystal capacity etc. and juxtaposition). Such storage capacitance equips the capacity electrode installed from the conductive polish recon film which constitutes the drain field of TFT with the capacity line by which opposite arrangement is carried out through a dielectric film, and is constituted. And as for especially a capacity line such, it is common to consist of same electric conduction film (namely, conductive polish

recon film) as the scanning line, and to wire lining up side-by-side in parallel with the scanning line.

[0004] On the other hand, in this kind of electro-optic device, if display light bypasses the gap of the pixel electrode which adjoins each other, a contrast ratio will fall (the so-called optical omission), and image quality will deteriorate. For this reason, a stripe-like light-shielding film is prepared in an opposite substrate, or the data line concerned is broadly formed from reflective film, such as aluminum (aluminum) film, so that the gap of the pixel electrode which met the data line may be covered, so that the gap of the pixel electrode which met the scanning line and the capacity line which generally consist of transparent polish recon film etc. may be covered. Thus, by combining the light-shielding film and the data line on an opposite substrate has prescribed the opening field (namely, field through which the light which contributes effective in a display in each pixel passes) of each pixel.

[0005]

[Problem(s) to be Solved by the Invention] In this kind of electro-optic device, what pixel numerical aperture-ization is raised for (that is, the opening field which display light penetrates is extended in each pixel to the non-opening field in each pixel which display light does not penetrate) becomes important, a general request called high-definition-izing of a display image being strong, and, for that, making a pixel pitch detailed.

[0006] However, according to the above-mentioned background technique in which the scanning line and a capacity line were wired lining up side-by-side in the image display field, the non-opening field of each pixel which can wire the scanning line and a capacity line becomes narrow with a raise in the numerical aperture of a pixel [pitch minutely in this way]. For this reason, the width of face of the scanning line or a capacity line is narrowed, and a colander is not obtained, but there is a trouble that it becomes difficult fundamentally to give sufficient conductivity for the scanning line or to make the storage capacitance of sufficient magnitude, so that detailed-ization of a pixel pitch progresses. In order to have to form especially the scanning line that comes to contain a gate electrode since it is very difficult technically to form a gate electrode from the metal membrane of low resistance from the conductive transparent polish recon film with far high resistance compared with the metal membrane which constitutes the data line, it becomes in practice very difficult [it is to give sufficient conductivity for the scanning line]. And if conductivity sufficient in this way for the scanning line is not acquired or is insufficient storage capacitance is not obtained, finally, the cross talk and ghost in a display image will increase, and there will be a trouble of carrying out image quality degradation will arise.

[0007] On the other hand, according to the technique of specifying the opening field of each pixel by combining the light-shielding film and the data line on an opposite substrate as mentioned above, it is difficult to fully perform protection from light to slanting incident light, and protection from light to incident light powerful especially like a projector application. That is, according to this technique, when using it for the projector of a double plate type by using the protection from light to incident light, the slanting rear-face reflected light, and the slanting electro-optic device concerned as a light valve, combining, the protection from light to return light, such as light which runs through synthetic optical system, is not enough, and it is also difficult [it is] to prevent that internal reflection light and multiple echo light occur by the incident light and return light of still such slant. Therefore, there is a trouble that a contrast ratio falls, by the incident light, the return light, internal reflection light, and multiple echo light of such slant. In addition, when the incident light, the return light, internal reflection light, and multiple echo light of such slant trespass upon the channel field of TFT for pixel switching, degradation (optical leak) of the transistor characteristics of TFT arises according to the photoelectric effect, and there is also a trouble of finally causing image quality degradation.

[0008] This invention is made in view of an above-mentioned trouble, it can improve the protection-from-light engine performance to the slanting incident light and the return light which do not contribute to a display while it can aim at reduction in resistance of the scanning line, and increase of storage capacitance to coincidence, raising a pixel numerical aperture, while a cross talk and a ghost are reduced, the contrast ratio is improving, and let it be a technical problem to offer the electro-optic

device in which high-definition image display is possible.

[0009]

[Means for Solving the Problem] In order that the electro-optic device of this invention may solve the above-mentioned technical problem, on a substrate A pixel electrode, The thin film transistor equipped with the gate electrode which consists of electric conduction film which is connected to this pixel electrode and divided in the shape of an island for every pixel, While being crossed and extended to said data line by the data-line [ which was connected to this thin film transistor ], and upper layer side of said thin film transistor, it has the conductive upper light-shielding film which the laminating is carried out through the interlayer insulation film to said gate electrode, and specifies the opening field of each pixel partially at least. It connects with said gate electrode and said upper light-shielding film serves as the scanning line.

[0010] According to the electro-optic device of this invention, it does not consist of a part of scanning line with which the gate electrode of a thin film transistor intersects the data line, and is extended like the background technique mentioned above, but a thin film transistor is equipped with the gate electrode which consists of electric conduction film divided in the shape of an island for every pixel. And this gate electrode is connected to the conductive upper light-shielding film which is formed so that the data line may be intersected and it may be extended, and serves as the scanning line. here -- above -- the gate electrode itself -- low, although it is very difficult technically to form from a metal membrane [ \*\*\*\* ] and it very difficult to attain low -- ization in the scanning line which consists of conductive polish recon film containing a gate electrode; considering the quality of the material constituting the gate electrode itself from polish recon film by forming a gate electrode and the scanning line like this -- invention by the bilayer (another layer) by which the laminating was carried out through the interlayer insulation film, simultaneously the scanning line -- low -- it becomes possible to constitute from a metal membrane [ \*\*\*\* ]. Therefore, the high-definition image display by which the flicker and the cross talk were finally reduced becomes possible by low resistance-ization based on the material change of the scanning line itself, realizing transistor characteristics by forming a gate electrode from the conductive polish recon film. conductive film intersected by data line in polish recon film conductive film the scanning line [0011] Furthermore, according to the electrooptic device of this invention, since it consists of island-like electric conduction film, a gate electrode becomes possible [ constituting storage capacitance as one capacity electrode ] about the same film as the gate electrode concerned, using the non-opening field of each pixel in which a gate electrode is not formed. That is, there is no need of wiring the scanning line lining up side-by-side in a capacity line like the background technique mentioned above, and it ends, and since storage capacitance is made also from not extending the non-opening field of each pixel, either and it is crowded, sufficient field is securable. In addition, it also becomes possible to puncture the contact hole for connecting a thin film transistor and a pixel electrode using the field in which such a gate electrode is not formed.

[0012] In addition to these, the upper light-shielding film which serves as the scanning line can prescribe the opening field of each pixel about the direction which intersects the data line. Even when treating powerful incident light like especially a projector application, as compared with the case where it shades by the light-shielding film prepared, for example on the opposite substrate, the upper light-shielding film, in which the contiguity arrangement to a thin film transistor is possible enables it to raise efficiently the protection-from-light engine performance to incident light, or a slanting internal reflection light or the multiple echo light based on this. In addition, although the upper light-shielding film which serves as the scanning line in this way can prescribe the non-opening field of each pixel about the direction which intersects the data line, by forming the data line itself broadly from the electric conduction film of protection-from-light nature, such as aluminum film, can prescribe the non-opening field of each pixel about the direction which met the data line. Thus, with the upper light-shielding film and the data line which carry out a phase crossover, a grid-like non-opening field can be specified, the fall of the contrast ratio by the optical omission in the field from which it separated from the pixel electrode can be

prevented, and generating of the flicker based on degradation of the transistor characteristics by the optical incidence to the channel field of a thin film transistor, a cross talk, or a ghost can be reduced further.

[0013] The image display of the high definition whose contrast ratio could aim at reduction in resistance of the scanning line and increase of storage capacitance to coincidence with the electro-optic device of this invention, raising a pixel numerical aperture, and could moreover improve the protection-from-light engine performance, and the cross talk and the ghost were finally reduced, and improved becomes possible the above result.

[0014] In addition, like the above, the laminating of the upper light-shielding film which serves as the scanning line may be carried out between a gate electrode and the data line, and a laminating may be carried out between the data line and a pixel electrode.

[0015] In the mode of 1. of the electro-optic device of this invention, said upper light-shielding film intersects said data line, and is extended in the shape of a stripe.

[0016] According to this mode, the upper light-shielding film extended in the shape of a stripe can be similarly operated with each scanning line extended in the shape of [ in the former ] a stripe, respectively.

[0017] In other modes of the electro-optic device of this invention, it has further the storage capacitance containing the 1st capacity electrode which consists of the same film as the electrically conductive film which constitutes said gate electrode.

[0018] According to this mode, storage capacitance is constituted by the non-opening field of each pixel electrode in which a gate electrode is not formed including the 1st capacity electrode which consists of the same film as a gate electrode. Therefore, it sees superficially and storage capacitance can be increased using the non-opening field which were the formation field of the data line, and a field for wiring the scanning line traditionally especially. And since the 1st capacity electrode can be formed only by adding

modification to pattern NINGU at the time of gate electrode formation, it is convenient practically. [0019] In the mode equipped with this storage capacitance, you have further the middle conductive layer which carries out trunk connection of said pixel electrode and said thin film transistor, and said storage capacitance may also contain the 2nd capacity electrode which consists of the same film as said middle conductive layer.

[0020] Thus, if constituted, storage capacitance is constituted by the non-opening field of each pixel electrode in which a gate electrode is not formed including the 2nd capacity electrode which consists of the same film as the 1st capacity electrode which consists of the same film as a gate electrode, and a middle conductive layer. Therefore, it sees superficially and storage capacitance can be increased using the non-opening field which were the formation field of the data line, and a field for wiring the scanning line traditionally especially. Furthermore, since such a middle conductive layer has a long distance between layers of a pixel electrode and a thin film transistor, it avoids the technical difficulty which connects both in the contact hole whose number is one; if it is possible, it can close connecting both comparatively in two in-series contact holes of a minor diameter, it can reduce a plane region required in order to connect both, and can raise equipment dependability. And since the 2nd capacity electrode can be formed only by adding modification to pattern NINGU at the time of middle conductive layer formation, it is convenient practically.

[0021] In addition, the laminating of the upper light-shielding film may be carried out between a middle conductive layer and the data line in this case, and by which a laminating may be carried out between a thin film transistor and a middle conductive layer, and a laminating may be carried out between the data line and a pixel electrode -- on said substrate further in this case Have been arranged at the lower layer side of said thin film transistor, and even if there are few said thin film transistors, saw the channel field from said substrate side, and it has further the conductive lower layer light-shielding film of the shape of the shape of a wrap grid, and a stripe. Said 1st capacity electrode is connected to said pixel electrode, and it considers as pixel electrode potential, and it may connect with said lower layer light-shielding film,

and said 2nd capacity electrode may be made into fixed potential.

[0022] Thus, if constituted, a lower layer light-shielding film can reduce property degradation of a thin film transistor of the thin film transistor can shade a channel field by that of a wrap to the return light (namely, light which runs through synthetic optical system when using it for the projector of a double plate type by using the rear-face reflected light and the electro-optic device concerned as a light valve, combining) from the lower layer side of a thin film transistor by seeing a channel field from a substrate side at least, and according to return light. And this lower layer light-shielding film is conductivity, and the 2nd capacity electrode is connected to this lower layer light-shielding film, and let it be fixed potential. On the other hand, it connects with a pixel electrode and let the 1st capacity electrode be pixel electrode potential. Therefore, storage capacitance can be built as a capacity line using a conductive lower layer light-shielding film.

[0023] Thus, when it has and constitutes a lower layer light-shielding film, further, said lower layer light-shielding film is installed outside this image display field from the inside of an image display field, and may be dropped on fixed potential out of this image display field.

[0024] According to this mode, since the lower layer light-shielding film connected with the 2nd capacity electrode into the image display field is installed outside an image display field and dropped on fixed potential, it functions good as a capacity line. Under the present circumstances, a lower layer light-shielding film is made to fixed potential comparatively simply and certainly using the constant potential power supply line or the constant source of potential for a circumference circuit or drive circuits located especially in one of the boundary region outside an image display field.

[0025] Thus, when it has and constitutes a lower layer light-shielding film, as for said lower layer light-shielding film, it is desirable to see superficially and not to overflow the formation field of said upper light-shielding film on said substrate.

[0026] Thus, if constituted, it will be reflecting on the top face of the lower layer light-shielding film, which incident light is protruded from the formation field of the upper light-shielding film, and the before-mentioned prevention of the internal reflection light and multiple echo light in the interior of the electro-optic device concerned occurring can be carried out effectively.

[0027] Said storage capacitance may be formed in the field which sees superficially and laps with said data line in the mode equipped with above-mentioned storage capacitance.

[0028] Thus, if constituted, storage capacitance can be increased using the field which laps with the data line among the non-opening fields of each pixel.

[0029] In this case, said storage capacitance may be further formed also in the field which laps with said upper light-shielding film in which it sees superficially and said data line does not exist.

[0030] Thus, if constituted, in addition to the field which laps with the data line among the non-opening fields of each pixel, storage capacitance can be increased also using the field which was a field for wiring the scanning line and a capacity line traditionally.

[0031] In this case, said storage capacitance may be further formed in the field which sees superficially and surrounds said gate electrode from a two way type at least.

[0032] Thus, storage capacitance can be increased by forming (abbreviation horseshoe-shaped) to the field which is forming the gate electrode which sees superficially and consists of island-like electric conduction film to the field surrounded from a two way type if constituted (rough-elbowed), or is surrounded from Mikata, using efficiently the non-opening field which spreads around a gate electrode.

[0033] In other modes of the electro-optic device of this invention, said upper light-shielding film is seen superficially, and contains the main track section which intersects said data line and is extended, and the lobe projected along with said data line from the part which intersects said data line.

[0034] According to this mode, by the main track section of the upper light-shielding film, the opening field of each pixel about the direction which intersects the data line can be specified, and the function as the scanning line can be guaranteed further. On the other hand, the lobe of the upper light-shielding film can prescribe partially the opening field of each pixel about the direction which met the data line.

And what is necessary is to be ahead of this lobe and for the data line which consists of aluminum film etc. just to prescribe partially the opening field of each pixel about the direction which met the data line which cannot be specified in the lobe concerned.

[0035] In addition, the upper light-shielding film concerned may prescribe the opening field of each pixel about the direction which intersects the data line, and it may consist of constituting the upper light-shielding film only from the main track section, without preparing such a lobe so that the data line may prescribe chiefly the opening field of each pixel about the direction which met the data line.

[0036] Said lobe is seen superficially, is formed more broadly than said data line, and it may consist of this mode so that the field of said data line except the part where the contact hole for connecting said data line and said thin film transistor was punctured may be covered.

[0037] Thus, if constituted, the upper light-shielding film can also prescribe the opening field of each pixel about the direction which met the data line. Moreover, it can reflect on the top face of the data line which incident light protruded from the formation field of the upper light-shielding film, or return light is reflecting on the inferior surface of tongue of the data line overflowing from the formation field of the upper light-shielding film, and can reduce effectively the internal reflection light and multiple echo light which are generated inside the electro-optic device concerned. In addition, even when the upper

light-shielding film intervenes between the data line and a thin film transistor using the field (namely, main track section field in which the upper light-shielding film is not formed) which sees superficially and exists ahead of the data line, the lobe of the upper light-shielding film; the contact hole which connects between both can be punctured satisfactorily.

[0038] Such an operation and other gains of this invention are made clear from the gestalt of the operation explained below.

[0039]

[Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained based on an example of the operation. Each following operation gestalt applies the electro-optic device of this invention to liquid crystal equipment.

[0040] (The 1st operation gestalt) The configuration of the electro-optic device in the 1st operation gestalt of this invention is explained with reference to drawing 6 from drawing 1. Drawing 1 is equal with each of the circuits, such as various components in two or more pixels formed in the shape of [which constitutes the image display field of an electro-optic device:] a matrix, and wiring. Drawing 2 is a top view of two or more pixel groups where the TFT array substrate with which the data line, the scanning line, a pixel electrode, etc. were formed adjoins each other, drawing 3 is the top view of the pixel of the TFT array substrate in which a light-shielding film is extracted and shown, drawing 4 is the A-A' sectional view of drawing 2; drawing 5 is the B-B' sectional view of drawing 2, and drawing 6 is the C-C' sectional view of drawing 2. In addition, in order to make each class and each part material into the magnitude of the extent which can be recognized on a drawing in drawing 6, respectively from drawing 4, scales are made to have differed for each class or every each part material.

[0041] In drawing 1, TFT30 for two or more pixels formed in the shape of [which constitutes the image display field of the electro-optic device in this operation gestalt] a matrix to control pixel electrode 9a and the pixel electrode 9a concerned is formed, and data-line 6a to which a picture signal is supplied is electrically connected to the source concerned of TFT30. The picture signals S1, S2, --, Sn written in data-line 6a may be supplied to line sequential, and you may make it supply them to this order for every group to two or more data-line 6a which adjoin each other. Moreover, gate electrode 3a of TFT30 consists of island-like electric conduction film for every pixel so that it may explain in full detail behind, and the conductive built-in light-shielding film 41 which serves as the scanning line is connected to two or more gate electrode 3a on a par with a horizontal single tier among drawing 1. That is, the built-in light-shielding film 41 is formed in the longitudinal direction in drawing 1 in the shape of a stripe, and constitutes an example of the upper light-shielding film from this operation gestalt. And it is constituted so that the scan signals G1, G2, --, Gm may be impressed to the built-in light-shielding film 41 as this



scanning line by line sequential in pulse to predetermined timing at this order. It connects with the drain of TFT30 electrically, and pixel electrode 9a writes in the picture signals S1, S2, --, Sn supplied from data-line 6a in TFT30 which is a switching element when only a fixed period closes the switch to predetermined timing. Fixed period maintenance of the picture signals S1, S2, --, Sn of the predetermined level written in liquid crystal as an example of electrooptic material through pixel electrode 9a is carried out between the counterelectrodes (it mentions later) formed in the opposite substrate (it mentions later). When the orientation and order of molecular association change with the voltage levels impressed, liquid crystal modulates light and enables a gradation display. According to the electrical potential difference impressed when it was in no MARI White mode, the passage quantity of light of incident light is reduced, if it is in NOMA reeve rack mode, according to the impressed electrical potential difference, the passage quantity of light of incident light will increase, and light with the contrast according to a picture signal will carry out outgoing radiation from an electro-optic device as a whole. Here, in order to prevent the held picture signal leaking, storage capacitance 70 is added to the liquid crystal capacity and juxtaposition which are formed between pixel electrode 9a and a counterelectrode. Storage capacitance 70 is formed between the drain of TFT30, and 1st light-shielding film 11a as a capacity line which supplies constant potential so that it may explain in full detail behind.

With this operation gestalt, 1st light-shielding film 11a is formed in the direction in every direction in the shape of a grid, as shown in drawing 1 and drawing 3 it constitutes an example of the lower layer light-shielding film which serves as a capacity line, and is dropped on fixed potential out of the image display channel field.

[0042] In drawing 2, on the TFT array substrate of an electro-optic device, two or more transparent conductive pixel electrode 9a is prepared in the shape of a matrix, and data-line 6a and the built-in light-shielding film 41 (shown by the thick wire in drawing) as the scanning line are formed respectively along the boundary of pixel electrode 9a in every direction.

[0043] Moreover, gate electrode 3a which consists of conductive polish reon film formed in the shape of an island for every pixel is arranged so that the bottom of Fig. Nakamigi may counter channel field 1a, the bottom shown in the slash field of ~~Fig. 1~~ among semiconductor layer 1a. Each gate electrode 3a is connected to the built-in stripe-like light-shielding film 41 through a contact hole BMCNT. Thus, TFT30 for pixels is driven by switching by which opposite arrangement of the gate electrode 3a was carried out is formed in the crossing part of the built-in light-shielding film 41 and data-line 6a at channel field 1a, respectively.

[0044] As shown in drawing 3, 1st light-shielding film 11a prepared in TFT30 bottom on the TFT array substrate 10 is formed in the shape of a grid so that it may lap with data-line 6a and the built-in light-shielding film 41 mostly, and the opening field of each pixel is prescribed by these light-shielding films. In addition, although not illustrated by drawing 2 and drawing 3, plane configuration of the edge of each pixel electrode 9a is carried out so that it may lap with the edge of the non-opening field of the shape of a grid which consists of 1st light-shielding film 11a and a built-in light-shielding film 41 slightly.

[0045] As shown in drawing 6 from drawing 3, 1st light-shielding film 11a contains a wrap part for the TFT30 from the TFT array substrate 10 side (the inside of drawing 6 from drawing 4, under). 1st light-shielding film 11a shades the return light from the rear face and incident light study system of the TFT array substrate 10, and prevents effectively that the property of TFT30 changes with optical pumping based on this light owing to the leakage current at the time of OFF of TFT30. Such 1st protection-from-light layer 11a consists of the metal simple substance containing at least one of refractory metals, such as Ti (titanium), Cr (chromium), W (tungsten), Ta (tantalum), Mo (molybdenum), Pb (lead), etc. which were formed by CVD or sputtering, an alloy, metal silicide, etc. Moreover, the thickness is about 50-300nm. Since especially the return light that consists of an incident light part which runs through prism etc. from other electro-optic devices in combining two or more electro-optic devices by the projector for the color displays of a double plate type etc. through prism etc. and constituting one optical system is powerful, it is very effective to prepare 1st light-shielding film 11a in the TFT30 bottom in this way.

[0046] On the other hand, as shown in drawing 6 from drawing 2, the laminating of the built-in light-

shielding film 41 is carried out between TFT30 and data-line 6a. The built-in light-shielding film 41 consists of the metal simple substance containing the refractory metal of about 50–300nm of thickness, an alloy, metal silicide, etc. like 1st light-shielding film 11a. Or it consists of aluminum film of about 50–500nm of thickness like data-line 6a.

[0047] As shown in drawing 4 , data-line 6a is electrically connected to 1d of high concentration source fields on the TFT array substrate 10 among semi-conductor layer 1a which consists of polish recon film through a contact hole ACNT.

[0048] On the other hand, as shown in drawing 5 , pixel electrode 9a is electrically connected to high concentration drain field 1e among semi-conductor layer 1a through the contact hole ICNT and the contact hole BCNT by relaying an example slack barrier layer 34 of a middle conductive layer. Thus, even if the distance between layers between pixel electrode 9a and semi-conductor layer 1a which constitutes TFT30 is long to about 1000nm by using the barrier layer 34, between both can be connected comparatively good in two in-series contact holes ICNT and BCNT of a minor diameter, avoiding the technical difficulty which connects between both in one contact hole, and it becomes possible [ raising a pixel numerical aperture ]. If such a barrier layer 34 is used especially, etching at the time of contact hole puncturing will run, and it will be useful also to prevention. Such a barrier layer 34 consists of conductive polish recon film formed by CVD. Or it consists of the metal simple substance containing at least one of refractory metals, such as Ti, Cr, W, Ta, Mo, Pb, etc. which were formed by sputtering, CVD or sputtering; an alloy, metal silicide, etc. By constituting from such a refractory metal, it also becomes possible to operate the barrier layer 34 as a light-shielding film which specifies a part of an opening field of each pixel. However, such a barrier layer 34 may consist of metal membranes, such as aluminum other than a refractory metal (aluminum), and may consist of multilayers containing two or more of these film (for example, the polish recon film and a metal membrane) further. Furthermore, you may consist of conductive layer simple substances of transparency. In any case, thickness of the barrier layer 34 is set to about 50–450nm.

[0049] As shown in drawing 6, island-like gate electrode 3a is connected to the built-in light-shielding film 41 which serves as the scanning line through the contact hole BMCNT.

[0050] By carrying out opposite arrangement of the 1st capacity electrode 13 which consists of the same film (namely, conductive polish recon film) as gate electrode 3a, and the 2nd capacity electrode 33 which consists of the same film as the barrier layer 34 through a dielectric film 42, as shown in drawing 6 from drawing 2 (Referring to drawing 2 ) and storage capacitance 70 are built to the field which laps with the field which sees superficially and laps with data-line 6a, and the upper light-shielding film 41 in the perimeter of gate electrode 3a.

[0051] The 1st capacity electrode 13 is carrying out field contact with the barrier layer 34 in the adjoining field of the contact hole BCNT where the dielectric film 42 was removed (refer to drawing 5 ); and the barrier layer 34 is relayed, and it connects with pixel electrode 9a (connecting with high concentration drain field 1e in a contact hole BCNT at coincidence), and let it be pixel electrode potential.

[0052] The 2nd capacity electrode 33 is connected to conductive 1st light-shielding film 11a through the contact hole SCNT (refer to drawing 4 ). It is installed in the perimeter from the image display field where pixel electrode 9a has been arranged, it connects with the constant source of potential electrically, and let grid-like 1st light-shielding film 11a be fixed potential. That is, it connects with 1st light-shielding film 11a, and let the 2nd capacity electrode 33 be fixed potential. Thus, with this operation gestalt, 1st light-shielding film 11a functions as a capacity line and as a constant source of potential where 1st light-shielding film 11a installed in a boundary region from an image display field is connected. The constant source of potential of a positive supply or a negative supply supplied to the data-line drive circuit (it mentions later) which controls the sampling circuit which supplies the scanning-line drive circuit (it mentions later) and picture signal for supplying the scan signal for driving TFT30 to gate electrode 3a to data-line 6a is sufficient, and The constant potential supplied to the

opposite substrate 20 side is sufficient.

[0053] The dielectric film 42 of storage capacitance 70 consists of comparatively thin  $\text{SiN}_x$ ,  $\text{SiON}$ , the HTO film, or those cascade screens of about 5–200nm of thickness. As long as the dependability of thickness is fully acquired from a viewpoint which increases storage capacitance 70, a dielectric film 42 is so good that it is thin.

[0054] As shown in drawing 6 from drawing 4, the electro-optic device is equipped with the transparent TFT array substrate 10 and the transparent opposite substrate 20 by which opposite arrangement is carried out at this. The TFT array substrate 10 consists of for example, a quartz substrate, a glass substrate, and a silicon substrate, and the opposite substrate 20 consists of a glass substrate or a quartz substrate. Pixel electrode 9a is prepared in the TFT array substrate 10, and the orientation film 16 with which predetermined orientation processing of rubbing processing etc. was performed is formed in the bottom. Pixel electrode 9a consists of transparent conductive thin films, such as for example, ITO (Indium TinOxide) film. Moreover, the orientation film 16 consists of organic thin films, such as for example, a polyimide thin film.

[0055] On the other hand, it crosses to the opposite substrate 20 all over the, the counterelectrode 21 is formed, and the orientation film 22 with which predetermined orientation processing of rubbing processing etc. was performed is formed in the bottom. A counterelectrode 21 consists of transparent conductive thin films, such as for example, ITO film. Moreover, the orientation film 22 consists of organic thin films, such as a polyimide thin film.

[0056] TFT30 for pixel switching which carries out switching control of each pixel electrode 9a is formed in the location which adjoins each pixel electrode 9a at the TFT array substrate 10.

[0057] You may make it form the 2nd light-shielding film 23 of the shape of a grid, and a stripe, as further shown in the opposite substrate 20 from drawing 4 at drawing 6. By taking such a configuration, protection from light to the incident light from the opposite substrate 20 side can be ensured, and the field where incident light is irradiated to the 2nd light-shielding film 23 serves to prevent the temperature rise of an electro-optic device by forming by the film [\*\*\*\*] [\*\*\*\*\*].

[0058] Thus, it is constituted, and between the TFT array substrates 10 and the opposite substrates 20, the liquid crystal which has been arranged so that pixel electrode 9a and a counterelectrode 21 may meet, the liquid crystal which is an example of electrooptic material is enclosed with the space surrounded by the below-mentioned sealant, and the liquid crystal layer 50 is formed. The liquid crystal layer 50 takes a predetermined orientation condition with the orientation film 16 and 22 in the condition that the electric field from pixel electrode 9a are not impressed. The liquid crystal layer 50 consists of liquid crystals which mixed the pneumatic liquid crystal of a kind or some kinds. It is the adhesives which consist of a photo-setting resin or thermosetting resin in order that a sealant may stick the TFT array substrate 10 and the opposite substrate 20 around those, and gap material, such as glass fiber for making distance between both substrates into a predetermined value or a glass bead, is mixed.

[0059] Furthermore, the substrate insulator layer 12 is formed in the bottom of TFT30 for pixel switching. The substrate insulator layer 12 has the function to prevent degradation of the property of TFT30 for pixel switching with the dry area at the time of polish of the front face of the TFT array substrate 10, the dirt which remains after washing, by being formed all over the TFT array substrate 10 while insulating TFT30 from 1st light-shielding film 11a.

[0060] In drawing 4 TFT30 for pixel switching It has LDD (Lightly Doped Drain) structure. Channel field 1a' of semi-conductor layer 1a in which a channel is formed of the electric field from gate electrode 3a and the gate electrode 3a concerned, 1d list of high concentration source fields of low concentration source field 1b of the insulating thin film 2 containing the gate dielectric film with which gate electrode 3a and semi-conductor layer 1a are insulated, data-line 6a, and semi-conductor layer 1a and low concentration drain field 1c, and semi-conductor layer 1a is equipped with high concentration drain field 1e. Trunk connection of the one to which it corresponds of two or more pixel electrode 9a so that it may be shown is carried out to drawing 5 by the barrier layer 34 through contact holes ICNT and BCNT

at high concentration drain field 1e.

[0061] As shown in drawing 6 from drawing 4, on gate electrode 3a, the 1st interlayer insulation film 4 with which the contact hole ICNT which leads to the contact hole ACNT and high concentration drain field 1e which lead to 1d of high concentration source fields was formed respectively is formed. On the 1st interlayer insulation film 4, the internal-organs light-shielding film 41 is formed, and the 2nd interlayer insulation film 7 with which the contact hole ACNT which leads to the contact hole ICNT which leads to the barrier layer 34, and 1d of high concentration drain fields further was formed is formed on the built-in light-shielding film 41. Data-line 6a is formed on the 2nd interlayer insulation film 7, and the 3rd interlayer insulation film 8 with which the contact hole ICNT to the barrier layer 34 was formed is further formed on this. The above-mentioned pixel electrode 9a is prepared in the top face of the 3rd interlayer insulation film 8 constituted in this way.

[0062] constituting the gate electrode 3a itself from polish recon film by forming the built-in light-shielding film 41 which serves both as gate electrode 3a and the scanning line according to this operation gestalt by the bilayer (another layer) by which the laminating was carried out through the interlayer insulation film, as explained above, simultaneously the built-in light-shielding film 41 as the scanning line -- low -- it becomes possible to constitute from a metal membrane [\*\*\*\*] as [use / for example, / for data-line 6a; or the built-in light-shielding film 41 or 1st light-shielding film 11a / although there is about two cm / 10-20ohms / \*\*cm / sheet resistance in case of the conductive polish recon film] -- low -- if it is a metal membrane [\*\*\*\*], it will become realizable [two or less cm / 10ohms / \*\*cm / low sheet resistance]. Or since what is necessary is just to form the built-in light-shielding film 41 of the shape of a stripe with more thin line breadth if resistance comparable as the traditional scanning line is secured and it is sufficient, it becomes possible to extend after all the opening field of each pixel about the direction which intersects data-line 6a.

[0063] Furthermore, according to this operation gestalt, since it consists of island-like electric conduction film, gate electrode 3a can constitute storage capacitance 70 using the non-opening field of each pixel in which gate electrode 3a is not formed by using the same film as gate electrode 3a as the 1st capacity electrode 13 as shown in drawing 2. For this reason, since storage capacitance 70 is made also from not extending the non-opening field of each pixel, either and it is crowded, sufficient field is obtainable and securable. As shown especially in drawing 2, since storage capacitance 70 contains the part currently formed in the field which sees superficially and surrounds gate electrode 3a from Mikata to abbreviation horseshoe-shaped, it can use efficiently the non-opening field which spreads around gate electrode 3a. In addition, the contact hole ICNT for connecting TFT30 and pixel electrode 9a can be punctured using the field in which such gate electrode 3a is not formed (that is, this contact hole ICNT is avoided like before, and it is not necessary not to wire the scanning line, or to avoid the scanning line and to puncture this contact hole ICNT).

[0064] It is very advantageous also when simplifying an equipment configuration and a production process especially with this operation gestalt, since the 1st capacity electrode 13 consists of the same film as gate electrode 3a and the 2nd capacity electrode 33 consists of the same film as the barrier layer 34. The 1st capacity electrode 13 can be formed only by adding modification to pattern NINGU at the time of formation of gate electrode 3a especially, and the 2nd capacity electrode 33 can be formed only by adding modification to pattern NINGU at the time of formation of the barrier layer 34. Moreover, since 1st light-shielding film 11a arranged at the TFT30 bottom is used also as a capacity line 300 for dropping the 2nd capacity electrode 33 to fixed potential, it is not necessary to wire a capacity line lining up side-by-side with gate electrode 3a.

[0065] Even when treating powerful incident light for gate electrode 3a and TFT30 grade like a projector application by 1st light-shielding film 11a from the upper and lower sides in the light-shielding film 41 with a built-in wrap, and a data-line 6a list in addition to these, sufficient protection from light can be performed to the light which has a bad influence on the display of slanting incident light, return light, internal reflection light, multiple echo light, etc.

[0066] In addition, about the field which met the built-in light-shielding film 41 as shown in drawing 3 , it is desirable that make small wiring width of face of 1st light-shielding film 11a a little, and 1st light-shielding film 11a does not protrude it from the formation field of the built-in light-shielding film 41 rather than the wiring width of face of the built-in light-shielding film 41. Thus, if constituted, about the field which met the built-in light-shielding film 41, it will be reflecting on the top face of 1st light-shielding film 11a which incident light's protruded from the formation field of the built-in light-shielding film 41, and the before-it-happens prevention of the internal reflection light and multiple echo light in the interior of the electro-optic device concerned occurring can be carried out effectively. In addition, if the built-in light-shielding film 41 is formed in this way somewhat more greatly than 1st light-shielding film 11a, it will be reflecting in built-in light-shielding film 41 part which the return light from the TFT array substrate 10 side protruded from the formation field of 1st light-shielding film 11a, and the internal reflection light and multiple echo light in the interior of the electro-optic device concerned will be generated a little. However, since optical reinforcement is far low compared with incident light, the return light of the bad influence of the internal reflection by return light or multiple echo light is slight compared with it of incident light. Therefore, the configuration of this operation gestalt is advantageous.

[0067] Moreover, as shown in drawing 2 and drawing 3 , in order to form the contact hole ICNT which connects pixel electrode 9a and the barrier layer 34, the part corresponding to this contact hole ICNT in a part of the built-in light-shielding film 41 is narrow. Therefore, although the protection from light engine performance to the incident light from the opposite substrate 20 side in this part falls a little, with this operation gestalt, electric conduction film 3b of the shape of an island which consists of the same film as gate electrode 3a is prepared in the field to which this built-in light-shielding film 41 is narrow, and this does not exist in order to compensate this. Although such electric conduction film 3b is not a light-shielding film, since it has the property which absorbs light, sufficient effectiveness is demonstrated when preventing that slanting incident light reaches channel field 1a of TFT30. Furthermore, even if the built-in light-shielding film 41 is narrow in this way, since 1st light-shielding film 11a is narrow and is not formed (it is not necessary to make it narrow), 1st light-shielding film 11a specifies the opening field of the pixel in near contact hole ICNT, and it prevents an optical omission in near contact hole ICNT.

[0068] Although a level difference arises with the operation gestalt explained above to the field which meets data line 6a and gate electrode 3a by carrying out the laminating of many conductive layers. The TFT array substrate 10, the substrate insulator layer 12, the 1st interlayer insulation film 4, and the 2nd interlayer insulation film 7 are trenched. By embedding wiring and the TFT30 grade of data line 6a etc., may perform flattening processing and grinding the level difference of the top face of the 3rd interlayer insulation film 8 or the 2nd interlayer insulation film 7 by CMP (Chemical Mechanical Polishing) processing etc. -- or the flattening processing concerned may be performed by forming in Taira and others using organic [ SOG ].

[0069] With the operation gestalt explained above, furthermore, TFT30 for pixel switching Although it has LDD structure as preferably shown in drawing 3 ; may have the offset structure which does not drive an impurity into low concentration source field 1b and low concentration drain field 1c, and You may be TFT of the self aryne mold which drives in an impurity by high concentration by using as a mask the gate electrode which consists of a part of gate electrode 3a, and forms the high concentration source and a drain field in self align. Moreover, although considered as the single gate structure which has arranged one gate electrode of TFT30 for pixel switching among 1d [ of high concentration source fields ], and high concentration drain field 1e with this operation gestalt, two or more gate electrodes may be arranged among these. Thus, if TFT is constituted above the dual gate or the triple gate, the leakage current of a joint with a channel, the source, and a drain field can be prevented, and the current at the time of OFF can be reduced.

[0070] In addition, the insulator layer between each class which insulates between electric conduction film in the electro-optic device of each operation gestalt explained to the 1st operation gestalt and the following By ordinary pressure, the reduced pressure CVD method, a plasma-CVD method, etc., for

example, TEOS (tetrapod ethyl orthochromatic silicate) gas, What is necessary is just to constitute from silicate glass film, such as NSG (non doped silicate glass) and PSG (Lynn silicate glass), a silicon nitride film, silicon oxide film, etc. using TEB (tetrapod ethyl boat rate) gas etc. Moreover, the thickness of the insulator layer between each class is about 100-1000nm.

[0071] Since the 2nd capacity electrode 33 made into fixed potential between the built-in light-shielding films 41 which function as the 1st capacity electrode 13 made into pixel electrode potential especially with this operation gestalt and the scanning line is arranged, the before-it-happens prevention of both potential fluctuation doing a bad influence mutually can be carried out by capacity coupling between the built-in light-shielding film 41 and the 1st capacity electrode 13. On the contrary, in order to reduce the bad influence by such capacity coupling, it is not necessary to thicken the 1st interlayer insulation film 4 between both.

[0072] (The 2nd operation gestalt) Next, with reference to drawing 7, the 2nd operation gestalt of the electro-optic device of this invention is explained. It is the top view of the pixel of the TFT array substrate which extracts a light-shielding film like drawing 3 here as for drawing 7, and is shown.

Moreover, in drawing 7, the same reference mark is given to the same component as drawing 6 (the 1st operation gestalt) from drawing 2, and the explanation is omitted.

[0073] As shown in drawing 7, with the 2nd operation gestalt, the flat-surface configurations of built-in light-shielding film 41 which serves as the stripe-like scanning line differ compared with the 1st operation gestalt. More specifically, built-in light-shielding film 41 contains the main track section which intersects data-line 6a and is extended; and the lobe projected along with data-line 6a from the part which intersects data-line 6a. About other configurations, it is the same as that of the case of the 1st operation gestalt.

[0074] Therefore, according to the 2nd operation gestalt, the opening field of each pixel about the direction which intersects data-line 6a like the case of the 1st operation gestalt by the main track section of built-in light-shielding film 41 can be specified, and, in addition to this, the lobe of built-in light-shielding film 41 can prescribe most opening fields of each pixel about a direction in alignment with data-line 6a. And what is necessary is just to shade by data-line 6a about near contact hole ACNT which exists ahead of this lobe. In addition, since the lobe of built-in light-shielding film 41 is formed more broadly than data-line 6a, it is reflecting on the inferior surface of tongue of data-line 6a which return light's protruded from the formation field of the lobe of built-in light-shielding film 41, and can reduce effectively the internal reflection light and multiple echo light which are generated inside the electro-optic device concerned.

[0075] Here, with reference to drawing 8, explanation is added about the electrical installation of the 1st capacity electrode 13 and high concentration drain field 1e in the 1st and 2nd operation gestalt explained above. It is the sectional view which drawing 8 (a) expands the part which starts this electrical installation among the B-B' cross sections shown at drawing 5 here, and is shown.

[0076] As shown in drawing 8 (a), it connects with high concentration drain field 1e electrically through the barrier layer 34, and let the 1st capacity electrode 13 be pixel electrode potential. Such connection is considering as "the thickness of the thickness > insulation thin film 2 (gate dielectric film) of the barrier layer 34", and in case a contact hole BCONT is formed, it is obtained comparatively simply.

[0077] However, as shown in drawing 8 (b), direct continuation of the 1st capacity electrode 13 and the high concentration drain field 1e may be carried out to the insulating thin film 2 (gate dielectric film) by puncturing contact hole BCNT'. Although scaling of the high concentration drain field 1e concerned at the time of exposing to the bottom of contact hole BCNT' high concentration drain field 1e which consists of polish recon film etc. can serve as a failure for such connection, such an oxide film can be removed comparatively easily, if light etching is carried out by fluoric acid. However, if light etching is carried out by fluoric acid to the insulating thin film 2 (gate dielectric film), since the defect of a pinhole etc. may occur, the direction which connected the 1st capacity electrode 13 to high concentration drain field 1e electrically through the barrier layer 34 as shown in drawing 8 (a) is advantageous when raising

equipment dependability.

[0078] Or the 1st capacity electrode 13 may be extended to the method of the right by drawing 2 and drawing 5, and you may make it unite with electric conduction film 3b, as shown in drawing 8 (c). In this case, the 2nd capacity electrode 33 is similarly extended to the method of the right, and is made to unite with the barrier layer 34. Then, the 2nd capacity electrode 33 and the 1st capacity electrode 13 by which opposite arrangement was carried out through the dielectric film 42 in drawing 8 (c) also function as a part of storage capacitance 70. Under the present circumstances, contact hole BCNT' is prepared in order to connect the 1st capacity electrode 13 and high concentration drain field 1e. The contact hole ICNT is formed in order to connect the 1st capacity electrode 13 and pixel electrode 9a (that is, direct continuation of the 1st capacity electrode 13 is carried out to pixel electrode 9a, without relaying the barrier layer 34).

[0079] (The whole electro-optic device configuration) The whole electro-optic device configuration in each operation gestalt constituted as mentioned above is explained with reference to drawing 9 and drawing 10. In addition, drawing 9 is the top view which looked at the TFT array substrate 10 from the opposite substrate 20 side with each component formed on it, and drawing 10 is the H-H' sectional view of drawing 9.

[0080] In drawing 9; on the TFT array substrate 10, the sealant 52 is formed along the edge and the 3rd light-shielding film 53 as a frame which specifies the circumference of image display field 10a which consists of an ingredient which is the same as the 2nd light-shielding film 23 or is different is formed in parallel to the inside. The data-line drive circuit 101 and the external circuit connection terminal 102 which drive data-line 6a by supplying a picture signal to data-line 6a to predetermined timing are prepared in the field of the outside of a sealant 52 along with one side of the TFT array substrate 10. The scanning-line drive circuit 104 which drives gate electrode 3a is formed along with two sides which adjoin this one side by supplying a scan signal to gate electrode 3a to predetermined timing by making the built-in light-shielding film 41 into the scanning line. If the scan signal delay supplied to gate electrode 3a does not become a problem, the thing only with one side sufficient. [the scanning-line drive circuit 104] cannot be overemphasized. Moreover, the data-line drive circuit 101 may be arranged on both sides along the side of image display field 10a. Furthermore, two or more wiring 105 for connecting between the scanning-line drive circuits 104 established in the both sides of image display field 10a is formed in one side in which the TFT array substrate 10 remains. Moreover, in at least one place of the corner section of the opposite substrate 20, the flow material 106 for taking a flow electrically between the TFT array substrate 10 and the opposite substrate 20 is formed. And as shown in drawing 10, the opposite substrate 20 with the almost same profile as the sealant 52 shown in drawing 9 has fixed to the TFT array substrate 10 by the sealant 52 concerned.

[0081] In addition, on the TFT array substrate 10, the inspection circuit for inspecting the sampling circuit which impresses a picture signal to two or more data-line 6a to predetermined timing, the precharge circuit which precedes the precharge signal of a predetermined voltage level with a picture signal, and supplies it to two or more data-line 6a respectively, the quality of the electro-optic device concerned at the manufacture middle or the time of shipment, a defect, etc. in addition to these data-line drive circuits 101 and scanning-line drive circuit 104 grade etc. may be formed.

[0082] You may make it connect with LSI for a drive mounted on the TAB (Tape Automated bonding) substrate instead of forming the data-line drive circuit 101 and the scanning-line drive circuit 104 on the TFT array substrate 10 electrically and mechanically through the anisotropy electric conduction film prepared in the periphery of the TFT array substrate 10 with each operation gestalt explained with reference to drawing 10 from drawing 1 above. Moreover, according to the exception of modes of operation, such as TN mode, VA (Vertically Aligned) mode, and PDLC (Polymer Dispersed Liquid Crystal) mode, and the no MARI White mode / NOMA reeve rack mode, a polarization film, a phase contrast film, a polarizing plate, etc. are respectively arranged in a predetermined direction at the side in which the outgoing radiation light of the side in which the incident light of the opposite substrate 20 carries out



incidence, and the TFT array substrate 10 carries out outgoing radiation.

[0083] Since the electro-optic device in each operation gestalt explained above is applied to a projector, the electro-optic device of three sheets will be respectively used as a light valve for RGB, and incidence of the light of each color respectively decomposed through the dichroic mirror for RGB color separation will be respectively carried out to each light valve as incident light. Therefore, with each operation gestalt, the color filter is not prepared in the opposite substrate 20. However, the color filter of RGB may be formed in the predetermined field which counters pixel electrode 9a in which the 2nd light-shielding film 23 is not formed on the opposite substrate 20 with the protective coat. If it does in this way, the electro-optic device in each operation gestalt is applicable about the color electro-optic device of direct viewing types other than a projector, or a reflective mold. Moreover, a micro lens may be formed so that it may correspond 1 pixel on [ one ] the opposite substrate 20. Or it is also possible to form a color filter layer in the bottom of pixel electrode 9a which counters RGB on the TFT array substrate 10 by a color resist etc. If it does in this way, a bright electro-optic device is realizable by improving the condensing effectiveness of incident light. Furthermore, the die clo IKKU filter which makes a RGB color using interference of light by depositing the interference layer to which the refractive index of many layers is different on the opposite substrate 20 again may be formed. According to this opposite substrate with a die clo IKKU filter, a brighter color electro-optic device is realizable.

[0084] This invention is not restricted to each operation gestalt mentioned above and can be suitably changed in the range which is not contrary to the summary or thought of invention which can be read in a claim and the whole specification, and the electro-optic device accompanied by such modification is also contained in the technical range of this invention.

[Translation done.]

#### **\* NOTICES \***

**JPO and NCIP are not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

## **DESCRIPTION OF DRAWINGS**

---

[Brief Description of the Drawings]

[Drawing 1] They are equal circuits established in two or more pixels of the shape of a matrix which constitutes the image display field in the electro-optic device of the 1st operation gestalt of this invention, such as various components and wiring.

[Drawing 2] It is the top view of two or more pixel groups where the TFT array substrate with which the data line in the electro-optic device of the 1st operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other.

[Drawing 3] It is the top view of the pixel of the TFT array substrate in which the light-shielding film in the 1st operation gestalt is extracted and shown.

[Drawing 4] It is the A-A' sectional view of drawing 2 .

[Drawing 5] It is the B-B' sectional view of drawing 2 .

[Drawing 6] It is the C-C' sectional view of drawing 2 .

[Drawing 7] It is the top view of the pixel of the TFT array substrate in which the light-shielding film in



the 2nd operation gestalt is extracted and shown.

[Drawing 8] the sectional view ( drawing 8 (b), drawing 8 (c)) (it is .) showing the sectional view ( drawing 8 (a)) showing an example of the electrical installation of the 1st capacity electrode and a high concentration drain field, and other examples

[Drawing 9] It is the top view which looked at the TFT array substrate in the electro-optic device of each operation gestalt from the opposite substrate side with each component formed on it.

[Drawing 10] It is the H-H' sectional view of drawing 9 .

[Description of Notations]

1a -- Semi-conductor layer

1a' -- Channel field

1b -- Low concentration source field

1c -- Low concentration drain field

1d -- High concentration source field

1e -- High concentration drain field

2 -- Insulating thin film (gate dielectric film)

3a -- Gate electrode

3b -- Electric conduction film

4 -- The 1st interlayer insulation film

6a -- Data line

7 -- The 2nd interlayer insulation film

8 -- The 3rd interlayer insulation film

9a -- Pixel electrode

10 -- TFT array substrate

11a -- The 1st light-shielding film

12 -- Substrate insulator layer

13 -- The 1st capacity electrode

16 -- Orientation film

20 -- Opposite substrate

21 -- Counterelectrode

22 -- Orientation film

23 -- The 2nd light-shielding film

30 -- TFT

33 -- The 2nd capacity electrode

34 -- Barrier layer

41 41' -- Built-in light-shielding film

50 -- Liquid crystal layer

70 -- Storage capacitance

SCNT, BCNT, ICNT, ACNT, BMCNT -- Contact hole

[Translation done.]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-305581

(P2001-305581A)

(43)公開日 平成13年10月31日(2001.10.31)

| (51)Int.Cl. <sup>7</sup> | 識別記号   | F I            | テーマコード <sup>*</sup> (参考) |           |
|--------------------------|--------|----------------|--------------------------|-----------|
| G 0 2 F 1/1368           |        | G 0 2 F 1/1335 | 5 0 0                    | 2 H 0 9 1 |
|                          | 1/1335 |                |                          |           |
| G 0 9 F 9/30             | 5 0 0  | G 0 9 F 9/30   | 3 3 8                    | 2 H 0 9 2 |
|                          | 3 3 8  |                | 3 4 9 C                  | 5 C 0 9 4 |
|                          | 3 4 9  | G 0 2 F 1/136  | 5 0 0                    | 5 F 1 1 0 |
| H 0 1 L 29/786           |        | H 0 1 L 29/78  | 6 1 2 C                  |           |

審査請求 未請求 請求項の数12 O L (全 14 頁) 最終頁に続く

(21)出願番号 特願2000-122602(P2000-122602)

(22)出願日 平成12年4月24日(2000.4.24)

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 佐藤 尚

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74)代理人 100095728

弁理士 上柳 雅彦 (外1名)

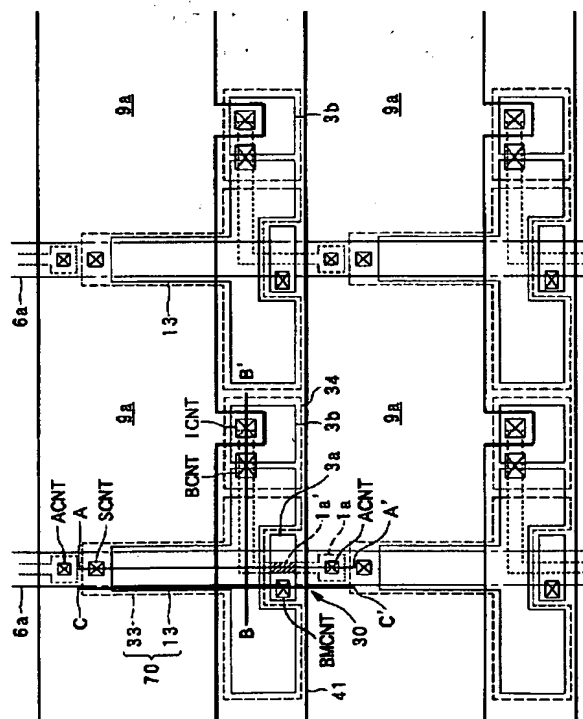
最終頁に続く

(54)【発明の名称】 電気光学装置

(57)【要約】

【課題】 電気光学装置において、画素開口率を高めつつ走査線の低抵抗化と蓄積容量の増大とを同時に図り且つ斜めの入射光や戻り光に対する遮光性能を高めることにより、高品位の画像表示を行う。

【解決手段】 電気光学装置は、TFTアレイ基板(10)上に、画素電極(9a)と、画素電極をスイッチング制御するTFT(30)と、このTFTに接続されたデータ線(6a)とを備える。TFTのゲート電極(3a)は、各画素毎に島状に形成され、走査線を兼ねるストライプ状の内蔵遮光膜(41)に接続される。ゲート電極と同一膜からなる第1容量電極(13)と、第2容量電極(33)とから蓄積容量(70)が構成される。第2容量電極は、容量線を兼ねる第1遮光膜(11a)に接続される。



(2)

## 【特許請求の範囲】

【請求項1】 基板上に、画素電極と、該画素電極に接続されており画素毎に島状に分断された導電膜からなるゲート電極を備えた薄膜トランジスタと、該薄膜トランジスタに接続されたデータ線と、前記薄膜トランジスタの上層側で前記データ線に交差して伸びると共に前記ゲート電極に対して層間絶縁膜を介して積層されており且つ各画素の開口領域を少なくとも部分的に規定する導電性の上層遮光膜とを備えており、

前記上層遮光膜は、前記ゲート電極に接続されて走査線を兼ねることを特徴とする電気光学装置。

【請求項2】 前記上層遮光膜は、前記データ線に交差してストライプ状に伸びることを特徴とする請求項1に記載の電気光学装置。

【請求項3】 前記ゲート電極を構成する導電膜と同一膜からなる第1容量電極を含む蓄積容量を更に備えたことを特徴とする請求項1又は2に記載の電気光学装置。

【請求項4】 前記画素電極と前記薄膜トランジスタとを中継接続する中間導電層を更に備えており、前記蓄積容量は、前記中間導電層と同一膜からなる第2容量電極を含むことを特徴とする請求項3に記載の電気光学装置。

【請求項5】 前記基板上で、前記薄膜トランジスタの下層側に配置され前記薄膜トランジスタの少なくともチャネル領域を前記基板側から見て覆う格子状又はストライプ状の導電性の下層遮光膜を更に備えており、前記第1容量電極は、前記画素電極に接続されて画素電極電位とされ、前記第2容量電極は前記下層遮光膜に接続されて固定電位とされることを特徴とする請求項4に記載の電気光学装置。

【請求項6】 前記下層遮光膜は、画像表示領域内から該画像表示領域外に延設されており、該画像表示領域外で固定電位に落とされていることを特徴とする請求項5に記載の電気光学装置。

【請求項7】 前記下層遮光膜は、前記基板上で平面的に見て前記上層遮光膜の形成領域からはみ出さないことを特徴とする請求項5又は6に記載の電気光学装置。

【請求項8】 前記蓄積容量は、平面的に見て前記データ線に重なる領域に形成されていることを特徴とする請求項3から7のいずれか一項に記載の電気光学装置。

【請求項9】 前記蓄積容量は、平面的に見て前記データ線が存在しない前記上層遮光膜に重なる領域にも形成されていることを特徴とする請求項8に記載の電気光学装置。

【請求項10】 前記蓄積容量は、平面的に見て前記ゲート電極を少なくとも二方から囲む領域に形成されていることを特徴とする請求項9に記載の電気光学装置。

【請求項11】 前記上層遮光膜は、平面的に見て前記データ線に交差して伸びる本線部と、前記データ線に交差する個所から前記データ線に沿って突出した突出部と

2

を含むことを特徴とする請求項1から10のいずれか一項に記載の電気光学装置。

【請求項12】 前記突出部は、平面的に見て前記データ線よりも幅広に形成されており、前記データ線と前記薄膜トランジスタとを接続するためのコンタクトホールが開孔された個所を除く前記データ線の領域を覆うことを特徴とする請求項11に記載の電気光学装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス駆動方式の電気光学装置の技術分野に属し、特に画素スイッチング用の薄膜トランジスタ (Thin Film Transistor:以下適宜、TFTと称す) と各画素の開口領域を規定する遮光膜とを、基板上の積層構造中に備えた形式の電気光学装置の技術分野に属する。

【0002】

【背景技術】従来、TFT駆動によるアクティブマトリクス駆動方式の電気光学装置においては、相交差する複数の走査線及び複数のデータ線が、複数のTFTがマトリクス状に配列された画像表示領域内に配線される。そして、走査線がゲート絶縁膜を介してTFTの半導体層に対向する部分が夫々、各TFTのゲート電極として機能する。ここで一般にTFTのゲート電極の材料としては、トランジスタ特性を得るために、導電性のポリシリコン膜を用いることが必要とされている。従って、走査線の材料についても、ゲート電極として機能する部分を含むという制約から、同じく導電性のポリシリコン膜を用いるのが一般的である。

【0003】このように構成された走査線を介して走査信号が供給されると、TFTはオン状態とされ、半導体層のソース領域にデータ線を介して供給される画像信号が当該TFTのソースドレイン間を介して画素電極に供給される。そして、データ線を介しての画像信号の供給は、各TFTを介して画素電極毎に極めて短時間しか行われないので、TFTを介して供給される画像信号の電圧を、このオン状態とされた時間よりも遥かに長時間に亘って保持するために、各画素電極には (液晶容量等と並列に) 蓄積容量が付加されるのが一般的である。このような蓄積容量は、TFTのドレイン領域を構成する導電性のポリシリコン膜等から延設された容量電極に、誘電体膜を介して対向配置される容量線を備えて構成されている。そして特に、このような容量線は、走査線と同一導電膜 (即ち、導電性のポリシリコン膜) から構成され、走査線に平行して横並びに配線されるのが一般的である。

【0004】他方、この種の電気光学装置では、相隣接する画素電極の間隙を表示光が素通りしてしまうと (所謂光抜けにより) コントラスト比が低下し、画質が低下する。このため、一般に透明なポリシリコン膜等からなる走査線及び容量線に沿った画素電極の間隙を覆うよう

(3)

3

に対向基板上にストライプ状の遮光膜を設けたり、データ線に沿った画素電極の間隙を覆うように、当該データ線をA1（アルミニウム）膜等の反射膜から幅広に形成したりする。このように、対向基板上の遮光膜やデータ線を組み合わせることにより各画素の開口領域（即ち、各画素において表示に有効に寄与する光が通過する領域）を規定している。

【0005】

【発明が解決しようとする課題】この種の電気光学装置においては、表示画像の高品位化という一般的な要請が強く、このためには、画素ピッチを微細化しつつ、画素開口率化を高める（即ち、各画素において、表示光が透過しない各画素における非開口領域に対して、表示光が透過する開口領域を広げる）ことが重要となる。

【0006】しかしながら、画像表示領域内において走査線と容量線とが横並びに配線された前述の背景技術によれば、このように微細ピッチな画素の高開口率化に伴い走査線や容量線を配線可能な各画素の非開口領域は狭くなる。このため、画素ピッチの微細化が進む程、走査線や容量線の幅を狭めざるを得ず、走査線に十分な導電性を与えることや、十分な大きさの蓄積容量を作り込むことが根本的に困難になるという問題点がある。特に、ゲート電極を低抵抗の金属膜から形成することが技術的に極めて困難であることから、ゲート電極を含んでなる走査線は、例えばデータ線を構成する金属膜と比べると遥かに抵抗の高い導電性のポリシリコン膜から形成せねばならないため、走査線に十分な導電性を与えることは實際上非常に困難となる。そして、このように走査線に十分な導電性が得られなかったり十分な蓄積容量が得られなかったりすると、最終的には、表示画像中におけるクロストークやゴーストが増大して画質劣化するという問題点が生じる。

【0007】他方、前述のように対向基板上の遮光膜やデータ線を組み合わせることにより各画素の開口領域を規定する技術によれば、斜めの入射光に対する遮光や特にプロジェクタ用途の如く強力な入射光に対する遮光を十分に行うことは困難である。即ち、この技術によれば、斜めの入射光に対する遮光や、裏面反射光や当該電気光学装置をライトバルブとして複板式のプロジェクタに組み合わせて使用する場合に合成光学系を突き抜けてくる光などの戻り光に対する遮光は十分でなく、更にこのような斜めの入射光や戻り光により内面反射光や多重反射光が発生するのを阻止することも困難である。従って、このような斜めの入射光、戻り光、内面反射光や多重反射光により、コントラスト比が低下するという問題点がある。加えて、このような斜めの入射光、戻り光、内面反射光や多重反射光が、画素スイッチング用のTFTのチャンネル領域に侵入すると、光電効果によりTFTのトランジスタ特性の劣化（光リーク）が生じて、最終的に画質劣化を引き起こすという問題点もある。

4

【0008】本発明は上述の問題点に鑑みなされたものであり、画素開口率を高めつつ走査線の低抵抗化と蓄積容量の増大とを同時に図ることができると共に表示に寄与しない斜めの入射光や戻り光に対する遮光性能を向上でき、クロストークやゴーストが低減されると共にコントラスト比が向上されており、高品位の画像表示が可能な電気光学装置を提供することを課題とする。

【0009】

【課題を解決するための手段】本発明の電気光学装置は上記課題を解決するために、基板上に、画素電極と、該画素電極に接続されており画素毎に島状に分断された導電膜からなるゲート電極を備えた薄膜トランジスタと、該薄膜トランジスタに接続されたデータ線と、前記薄膜トランジスタの上層側で前記データ線に交差して伸びると共に前記ゲート電極に対して層間絶縁膜を介して積層されており且つ各画素の開口領域を少なくとも部分的に規定する導電性の上層遮光膜とを備えており、前記上層遮光膜は、前記ゲート電極に接続されて走査線を兼ねる。

【0010】本発明の電気光学装置によれば、前述した背景技術のように薄膜トランジスタのゲート電極がデータ線に交差して伸びる走査線の一部からなるのではなく、薄膜トランジスタは、画素毎に島状に分断された導電膜からなるゲート電極を備える。そして、このゲート電極は、データ線に交差して伸びるように形成されており走査線を兼ねる導電性の上層遮光膜に接続される。ここで前述のようにゲート電極自体を低抵抗な金属膜から形成することは技術的に大変困難であり且つゲート電極を含む導電性のポリシリコン膜からなる走査線では材質からして低抵抗化を図ることが大変困難であるが、本発明のようにゲート電極と走査線とを層間絶縁膜を介して積層された二層（別層）で形成することにより、ゲート電極自体をポリシリコン膜から構成することと同時に走査線については低抵抗な金属膜から構成することが可能となる。従って、ゲート電極を導電性のポリシリコン膜から形成することでトランジスタ特性を実現しつつ、走査線自体の材質変更に基づく低抵抗化により、最終的にフリッカやクロストークの低減された高品位の画像表示が可能となる。

【0011】更に本発明の電気光学装置によれば、ゲート電極は、島状の導電膜からなるので、ゲート電極の形成されていない各画素の非開口領域を利用して、当該ゲート電極と同一膜を一方の容量電極として蓄積容量を構成することが可能となる。即ち、前述した背景技術の如く容量線を走査線に横並びに配線する必要は無くして済み、各画素の非開口領域を広げなくても蓄積容量を作りこむために十分な領域を確保できる。加えて、このようなゲート電極の形成されていない領域を利用して、薄膜トランジスタと画素電極とを接続するためのコンタクトホールを開孔することも可能となる。

(4)

5

【0012】これらに加えて、走査線を兼ねる上層遮光膜により、データ線に交差する方向についての各画素の開口領域を規定できる。特にプロジェクタ用途のように強力な入射光を扱う場合でも、例えば対向基板上に設けられた遮光膜で遮光を行う場合と比較して、薄膜トランジスタに近接配置可能な上層遮光膜により、斜めの入射光やこれに基づく内面反射光或いは多重反射光に対する遮光性能を効率的に高めることが可能となる。尚、データ線に交差する方向については、このように走査線を兼ねる上層遮光膜により各画素の非開口領域を規定できるが、データ線に沿った方向についての各画素の非開口領域についてはデータ線自身をA1膜等の遮光性の導電膜から幅広に形成することにより規定可能である。このように、相交差する上層遮光膜とデータ線とにより、格子状の非開口領域を規定でき、画素電極から外れた領域における光抜けによるコントラスト比の低下を防止でき、更に薄膜トランジスタのチャネル領域への光入射によるトランジスタ特性の劣化に基づくフリッカやクロストーク或いはゴーストの発生を低減できる。

【0013】以上の結果、本発明の電気光学装置により、画素開口率を高めつつ走査線の低抵抗化と蓄積容量の増大とを同時に図ることができ、しかも遮光性能を向上でき、最終的に、クロストークやゴーストが低減され、且つコントラスト比が向上された高品位の画像表示が可能となる。

【0014】尚、以上の如く走査線を兼ねる上層遮光膜は、ゲート電極とデータ線との間に積層されてもよいし、データ線と画素電極との間に積層されてもよい。

【0015】本発明の電気光学装置の一の態様では、前記上層遮光膜は、前記データ線に交差してストライプ状に伸びる。

【0016】この態様によれば、ストライプ状に伸びる上層遮光膜を夫々、従来におけるストライプ状に伸びる各走査線と同様に機能させることができる。

【0017】本発明の電気光学装置の他の態様では、前記ゲート電極を構成する導電膜と同一膜からなる第1容量電極を含む蓄積容量を更に備える。

【0018】この態様によれば、蓄積容量は、ゲート電極の形成されていない各画素の非開口領域に、ゲート電極と同一膜からなる第1容量電極を含んで構成される。従って、平面的に見てデータ線の形成領域や、特に伝統的には走査線を配線するための領域であった非開口領域を利用して、蓄積容量を増大できる。そして、ゲート電極形成時におけるパターンニングに変更を加えるだけで第1容量電極を形成できるので実用上便利である。

【0019】この蓄積容量を備えた態様では、前記画素電極と前記薄膜トランジスタとを中継接続する中間導電層を更に備えており、前記蓄積容量は、前記中間導電層と同一膜からなる第2容量電極を含んでもよい。

【0020】このように構成すれば、蓄積容量は、ゲ

6

ト電極の形成されていない各画素の非開口領域に、ゲート電極と同一膜からなる第1容量電極と中間導電層と同一膜からなる第2容量電極とを含んで構成される。従って、平面的に見てデータ線の形成領域や、特に伝統的には走査線を配線するための領域であった非開口領域を利用して、蓄積容量を増大できる。更に、このような中間導電層は、画素電極と薄膜トランジスタとの層間距離が長い一つのコンタクトホールで両者を接続する技術的困難性を回避し、比較的小径の二つの直列なコンタクトホールで両者を接続することを可能ならしめ、両者を接続するために必要な平面領域を低減でき且つ装置信頼性を高めることができる。そして、中間導電層形成時におけるパターンニングに変更を加えるだけで第2容量電極を形成できるので実用上便利である。

【0021】尚、この場合、上層遮光膜は、中間導電層とデータ線との間に積層されてもよいし、薄膜トランジスタと中間導電層との間に積層されてもよいし、データ線と画素電極との間に積層されてもよい。この場合には更に、前記基板上で、前記薄膜トランジスタの下層側に配置され前記薄膜トランジスタの少なくともチャネル領域を前記基板側から見て覆う格子状又はストライプ状の導電性の下層遮光膜を更に備えており、前記第1容量電極は、前記画素電極に接続されて画素電極電位とされ、前記第2容量電極は前記下層遮光膜に接続されて固定電位とされてもよい。

【0022】このように構成すれば、下層遮光膜が薄膜トランジスタの少なくともチャネル領域を基板側から見て覆うので、薄膜トランジスタの下層側からの戻り光（即ち、裏面反射光や当該電気光学装置をライトバルブとして複板式のプロジェクタに組み合わせて使用する場合に合成光学系を突き抜けてくる光など）に対してチャネル領域を遮光でき、戻り光による薄膜トランジスタの特性劣化を低減できる。しかも、この下層遮光膜は導電性であり、第2容量電極がこの下層遮光膜に接続されて、固定電位とされる。他方で第1容量電極は、画素電極に接続されて画素電極電位とされる。従って、導電性の下層遮光膜を容量線として利用して、蓄積容量を構築できる。

【0023】このように下層遮光膜を備えて構成する場合には更に、前記下層遮光膜は、画像表示領域内から該画像表示領域外に延設されており、該画像表示領域外で固定電位に落とされていてもよい。

【0024】この態様によれば、画像表示領域内において第2容量電極と接続された下層遮光膜は、画像表示領域外に延設されて固定電位に落とされているので、容量線として良好に機能する。この際特に、画像表示領域外の周辺領域にある周辺回路や駆動回路用の定電位線或いは定電位源を利用して、下層遮光膜を比較的簡単且つ確実に固定電位にできる。

【0025】このように下層遮光膜を備えて構成する場

(5)

7

合には、前記下層遮光膜は、前記基板上で平面的に見て前記上層遮光膜の形成領域からはみ出さないのが好ましい。

【0026】このように構成すれば、入射光が上層遮光膜の形成領域からはみ出した下層遮光膜の上面で反射することで、当該電気光学装置の内部における内面反射光や多重反射光が発生することを効果的に未然防止できる。

【0027】上述の蓄積容量を備えた態様では、前記蓄積容量は、平面的に見て前記データ線に重なる領域に形成されてもよい。

【0028】このように構成すれば、各画素の非開口領域のうちデータ線に重なる領域を利用して、蓄積容量を増大できる。

【0029】この場合には更に、前記蓄積容量は、平面的に見て前記データ線が存在しない前記上層遮光膜に重なる領域にも形成されてもよい。

【0030】このように構成すれば、各画素の非開口領域のうち、データ線に重なる領域に加えて、伝統的には走査線や容量線を配線するための領域であった領域をも利用して、蓄積容量を増大できる。

【0031】この場合には更に、前記蓄積容量は、平面的に見て前記ゲート電極を少なくとも二方から囲む領域に形成されてもよい。

【0032】このように構成すれば、平面的に見て島状の導電膜からなるゲート電極を二方から囲む領域に（略くの字状に）形成することで、或いは、三方から囲む領域に（略コの字状に）形成することで、ゲート電極の周囲に広がる非開口領域を効率的に利用して蓄積容量を増大できる。

【0033】本発明の電気光学装置の他の態様では、前記上層遮光膜は、平面的に見て前記データ線に交差して伸びる本線部と、前記データ線に交差する個所から前記データ線に沿って突出した突出部とを含む。

【0034】この態様によれば、上層遮光膜の本線部により、データ線に交差する方向についての各画素の開口領域を規定でき、更に走査線としての機能を保証できる。他方、上層遮光膜の突出部により、データ線に沿った方向についての各画素の開口領域を部分的に規定できる。そして、この突出部よりも先にあり、当該突出部では規定できないデータ線に沿った方向についての各画素の開口領域については、A1膜等からなるデータ線により部分的に規定すればよい。

【0035】尚、このような突出部を設けずに上層遮光膜を本線部のみから構成することで、データ線に交差する方向についての各画素の開口領域は当該上層遮光膜により規定し、データ線に沿った方向についての各画素の開口領域については専らデータ線により規定するように構成してもよい。

【0036】この態様では、前記突出部は、平面的に見

8

て前記データ線よりも幅広に形成されており、前記データ線と前記薄膜トランジスタとを接続するためのコンタクトホールが開孔された個所を除く前記データ線の領域を覆うように構成してもよい。

【0037】このように構成すれば、データ線に沿った方向についての各画素の開口領域についても上層遮光膜により規定可能である。また、入射光が上層遮光膜の形成領域からはみ出したデータ線の上面で反射したり、戻り光が上層遮光膜の形成領域からはみ出したデータ線の下面で反射することで、当該電気光学装置の内部に発生する内面反射光や多重反射光を効果的に低減できる。

尚、平面的に見て上層遮光膜の突出部より先にある領域（即ち、上層遮光膜が形成されていない領域）を利用して、データ線と薄膜トランジスタとの間に上層遮光膜が介在する場合でも、両者間を接続するコンタクトホールを問題なく開孔できる。

【0038】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされる。

【0039】

【発明の実施の形態】以下、本発明の実施形態を図面に基づいて説明する。以下の各実施形態は、本発明の電気光学装置を液晶装置に適用したものである。

【0040】（第1実施形態）本発明の第1実施形態における電気光学装置の構成について、図1から図6を参照して説明する。図1は、電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。図2は、データ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図であり、図3は、遮光膜を抽出して示すTFTアレイ基板の画素の平面図であり、図4は、図2のA-A'断面図であり、図5は、図2のB-B'断面図であり、図6は、図2のC-C'断面図である。尚、図4から図6においては夫々、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0041】図1において、本実施形態における電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素は、画素電極9aと当該画素電極9aを制御するためのTFT30が形成されており、画像信号が供給されるデータ線6aが当該TFT30のソースに電気的に接続されている。データ線6aに書き込む画像信号S1、S2、…、Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしても良い。また、TFT30のゲート電極3aは、後に詳述するように画素毎に島状の導電膜からなり、図1中、横一列に並ぶ複数のゲート電極3aには、走査線を兼ねる導電性の内蔵遮光膜41が接続されている。即ち、本実施形態では、内蔵遮光膜41は、図1中横方向にストライプ状に形成されており、上層遮光膜の一例を構成している。そ

(6)

9

して、この走査線としての内蔵遮光膜41に、所定のタイミングで、パルス的に走査信号G1、G2、…、Gmを、この順に線順次で印加するように構成されている。画素電極9aは、TFT30のドレインに電氣的に接続されており、スイッチング素子であるTFT30を一定期間だけそのスイッチを閉じることにより、データ線6aから供給される画像信号S1、S2、…、Snを所定のタイミングで書き込む。画素電極9aを介して電気光学物質の一例として液晶に書き込まれた所定レベルの画像信号S1、S2、…、Snは、対向基板（後述する）に形成された対向電極（後述する）との間で一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリーホワイトモードであれば、印加された電圧に応じて入射光の通過光量が低減され、ノーマリーブラックモードであれば、印加された電圧に応じて入射光の通過光量が増大され、全体として電気光学装置からは画像信号に応じたコントラストを持つ光が出射する。ここで、保持された画像信号がリークするのを防ぐために、画素電極9aと対向電極との間に形成される液晶容量と並列に蓄積容量70を付加する。蓄積容量70は、TFT30のドレインと、後に詳述するように定電位を供給する容量線としての第1遮光膜11aとの間に形成されている。本実施形態では、第1遮光膜11aは、図1及び図3に示すように縦横方向に格子状に形成されており、容量線を兼ねる下層遮光膜の一例を構成し、画像表示領域外で固定電位に落とされている。

【0042】図2において、電気光学装置のTFTアレイ基板上には、マトリクス状に複数の透明な画素電極9aが設けられており、画素電極9aの縦横の境界に各々沿ってデータ線6a及び走査線としての内蔵遮光膜41（図中太線で示されている）が設けられている。

【0043】また、半導体層1aのうち図中右下がりの斜線領域で示したチャネル領域1a'に対向するように、画素毎に島状に形成された導電性のポリシリコン膜からなるゲート電極3aが配置されている。各ゲート電極3aは、ストライプ状の内蔵遮光膜41にコンタクトホールBMCNTを介して接続される。このように、内蔵遮光膜41とデータ線6aとの交差する個所には夫々、チャネル領域1a'にゲート電極3aが対向配置された画素スイッチング用TFT30が設けられている。

【0044】図3に示すように、TFTアレイ基板10上でTFT30の下側に設けられる第1遮光膜11aは、データ線6a及び内蔵遮光膜41にほぼ重なるように格子状に形成されており、これらの遮光膜により、各画素の開口領域が規定されている。尚、各画素電極9aの縁は、図2及び図3には図示されていないが、第1遮光膜11a及び内蔵遮光膜41からなる格子状の非開口領域の縁に僅かに重なるように平面配置されている。

10

【0045】図3から図6に示すように、第1遮光膜11aは、TFT30をTFTアレイ基板10側（図4から図6中、下側）から覆う部分を含む。第1遮光膜11aは、TFTアレイ基板10の裏面や投射光学系からの戻り光を遮光し、この光に基づく光励起によりTFT30のオフ時のリーク電流が原因でTFT30の特性が変化するのを有効に防止する。このような第1遮光層11aは、例えば、CVD又はスパッタリングにより形成したTi（チタン）、Cr（クロム）、W（タングステン）、Ta（タンタル）、Mo（モリブデン）、Pb（鉛）等の高融点金属のうちの少なくとも一つを含む、金属単体、合金、金属シリサイド等からなる。またその膜厚は、例えば50～300nm程度である。特に、複板式のカラー表示用のプロジェクタ等で複数の電気光学装置をプリズム等を介して組み合わせる一つの光学系を構成する場合には、他の電気光学装置からプリズム等を突き抜けて来る投射光部分からなる戻り光は強力であるので、このようにTFT30の下側に第1遮光膜11aを設けることは大変有効である。

【0046】他方、図2から図6に示すように、内蔵遮光膜41は、TFT30とデータ線6aとの間に積層されている。内蔵遮光膜41は、第1遮光膜11aと同様に、膜厚50～300nm程度の高融点金属を含む、金属単体、合金、金属シリサイド等からなる。或いは、データ線6aと同様に、膜厚50～500nm程度のAl膜からなる。

【0047】図4に示すように、TFTアレイ基板10の上で、データ線6aは、コンタクトホールACNTを介して例えばポリシリコン膜からなる半導体層1aのうち高濃度ソース領域1dに電氣的に接続されている。

【0048】他方、図5に示すように、画素電極9aは、中間導電層の一例たるバリア層34を中継することにより、コンタクトホールICNT及びコンタクトホールBCNTを介して半導体層1aのうち高濃度ドレイン領域1eに電氣的に接続されている。このようにバリア層34を用いることにより、画素電極9aとTFT30を構成する半導体層1aとの間の層間距離が例えば1000nm程度に長くても、両者間を一つのコンタクトホールで接続する技術的困難性を回避しつつ比較的小径の二つの直列なコンタクトホールICNT及びBCNTで両者間を良好に接続でき、画素開口率を高めること可能となる。特にこのようなバリア層34を用いれば、コンタクトホール開孔時におけるエッチングの突き抜け防止にも役立つ。このようなバリア層34は、例えばCVDにより形成した導電性のポリシリコン膜からなる。或いは、CVD又はスパッタリングにより形成したTi、Cr、W、Ta、Mo、Pb等の高融点金属のうちの少なくとも一つを含む、金属単体、合金、金属シリサイド等からなる。このような高融点金属から構成することにより、バリア層34を各画素の開口領域の一部を規定する

(7)

11

遮光膜として機能させることも可能となる。但し、このようなバリア層34は、高融点金属以外のAl（アルミニウム）等の金属膜から構成されてもよいし、更に、これらの膜（例えば、ポリシリコン膜と金属膜と）を複数含む多層膜から構成されてもよい。更に透明の導電層単体から構成されてもよい。いずれの場合にも、バリア層34の膜厚は、例えば50～450nm程度とされる。

【0049】図6に示すように、島状のゲート電極3aは、走査線を兼ねる内蔵遮光膜41にコンタクトホールBMCNTを介して接続されている。

【0050】図2から図6に示すように、ゲート電極3aと同一膜（即ち、導電性のポリシリコン膜）からなる第1容量電極13と、バリア層34と同一膜からなる第2容量電極33とが誘電体膜42を介して対向配置されることにより、平面的に見てデータ線6aに重なる領域及びゲート電極3aの周囲における上層遮光膜41に重なる領域に（図2参照）、蓄積容量70が構築されている。

【0051】第1容量電極13は、誘電体膜42が除去されたコンタクトホールBMCNTの隣接領域でバリア層34と面接触しており（図5参照）、バリア層34を中継して画素電極9aと接続されて（同時にコンタクトホールBMCNTで高濃度ドレイン領域1eと接続されて）

て、画素電極電位とされる。【0052】第2容量電極33は、コンタクトホールSBMCNTを介して導電性の第1遮光膜11aに接続されている（図4参照）。格子状の第1遮光膜11aは、画素電極9aが配置された画像表示領域からその周囲に延設され、定電位源と電氣的に接続されて、固定電位とされる。即ち、第2容量電極33は、第1遮光膜11aに接続されて固定電位とされる。このように本実施形態では、第1遮光膜11aが、容量線として機能する。そして、画像表示領域から周辺領域に延設される第1遮光膜11aが接続される定電位源としては、TFT30を駆動するための走査信号をゲート電極3aに供給するための走査線駆動回路（後述する）や画像信号をデータ線6aに供給するサンプリング回路を制御するデータ線駆動回路（後述する）に供給される正電源や負電源の定電位源でも良いし、対向基板20側に供給される定電位でも構わない。

【0053】蓄積容量70の誘電体膜42は、例えば膜厚5～200nm程度の比較的薄いSiNx、SiON、HTO膜あるいはそれらの積層膜から構成される。蓄積容量70を増大させる観点からは、膜厚の信頼性が十分に得られる限りにおいて、誘電体膜42は薄い程良い。

【0054】図4から図6に示すように、電気光学装置は、透明なTFTアレ基板10と、これに対向配置される透明な対向基板20とを備えている。TFTアレ基板10は、例えば石英基板、ガラス基板、シリコン基

12

板からなり、対向基板20は、例えばガラス基板や石英基板からなる。TFTアレ基板10には、画素電極9aが設けられており、その上側には、ラビング処理等の所定の配向処理が施された配向膜16が設けられている。画素電極9aは例えば、ITO（Indium TinOxide）膜などの透明導電性薄膜からなる。また配向膜16は例えば、ポリイミド薄膜などの有機薄膜からなる。

【0055】他方、対向基板20には、その全面に渡って対向電極21が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜22が設けられている。対向電極21は例えば、ITO膜などの透明導電性薄膜からなる。また配向膜22は、ポリイミド薄膜などの有機薄膜からなる。

【0056】TFTアレ基板10には、各画素電極9aに隣接する位置に、各画素電極9aをスイッチング制御する画素スイッチング用TFT30が設けられている。

【0057】対向基板20には、更に図4から図6に示すように、格子状或いはストライプ状の第2遮光膜23を設けるようにしてもよい。このような構成を採ることにより、対向基板20側からの入射光に対する遮光をより確実に行える。しかも、第2遮光膜23は、入射光が照射される面を高反射な膜で形成することにより、電気光学装置の温度上昇を防ぐ働きをする。

【0058】このように構成され、画素電極9aと対向電極21とが対面するように配置されたTFTアレ基板10と対向基板20との間には、後述のシール材により囲まれた空間に電気光学物質の一例である液晶が封入され、液晶層50が形成される。液晶層50は、画素電極9aからの電界が印加されていない状態で配向膜16及び22により所定の配向状態をとる。液晶層50は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール材は、TFTアレ基板10及び対向基板20をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのガラスファイバー或いはガラスビーズ等のギャップ材が混入されている。

【0059】更に、画素スイッチング用TFT30の下側には、下地絶縁膜12が設けられている。下地絶縁膜12は、第1遮光膜11aからTFT30を絶縁すると共に、TFTアレ基板10の全面に形成されることにより、TFTアレ基板10の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用TFT30の特性の劣化を防止する機能を有する。

【0060】図4において、画素スイッチング用TFT30は、LDD（Lightly Doped Drain）構造を有しており、ゲート電極3a、当該ゲート電極3aからの電界によりチャンネルが形成される半導体層1aのチャンネル領域1a'、ゲート電極3aと半導体層1aとを絶縁するゲート絶縁膜を含む絶縁薄膜2、データ線6a、半導体



(8)

13

層1aの低濃度ソース領域1b及び低濃度ドレイン領域1c、半導体層1aの高濃度ソース領域1d並びに高濃度ドレイン領域1eを備えている。高濃度ドレイン領域1eには、図5に示すように複数の画素電極9aのうちの対応する一つが、コンタクトホールICNT及びBCNTを介してバリア層34により中継接続されている。

【0061】図4から図6に示すように、ゲート電極3aの上には、高濃度ソース領域1dへ通じるコンタクトホールACNT及び高濃度ドレイン領域1eへ通じるコンタクトホールICNTが各々形成された第1層間絶縁膜4が形成されている。第1層間絶縁膜4上には、内蔵遮光膜41が形成されており、内蔵遮光膜41上には更に、バリア層34へ通じるコンタクトホールICNT及び高濃度ドレイン領域1dに通じるコンタクトホールACNTが形成された第2層間絶縁膜7が形成されている。第2層間絶縁膜7上には、データ線6aが形成されており、この上には更に、バリア層34へのコンタクトホールICNTが形成された第3層間絶縁膜8が形成されている。前述の画素電極9aは、このように構成された第3層間絶縁膜8の上面に設けられている。

【0062】以上説明したように本実施形態によれば、ゲート電極3aと走査線を兼ねる内蔵遮光膜41とを層間絶縁膜を介して積層された二層（別層）で形成することにより、ゲート電極3a自体をポリシリコン膜から構成することと同時に走査線としての内蔵遮光膜41については低抵抗な金属膜から構成することが可能となる。例えば、導電性のポリシリコン膜だと、 $10 \sim 20 \Omega / \square \text{cm}^2$ 程度のシート抵抗があるが、データ線6aや内蔵遮光膜41或いは第1遮光膜11aに用いられるような低抵抗な金属膜であれば、 $10 \Omega / \square \text{cm}^2$ 以下の低いシート抵抗を実現可能となる。或いは、伝統的な走査線と同程度の抵抗値を確保すれば足りるとすれば、より線幅の細いストライプ状の内蔵遮光膜41を設ければよいので、結局、データ線6aに交差する方向についての各画素の開孔領域を広げることが可能となる。

【0063】更に本実施形態によれば、ゲート電極3aは、島状の導電膜からなるので、図2に示したように、ゲート電極3aの形成されていない各画素の非開口領域を利用して、ゲート電極3aと同一膜を第1容量電極13として蓄積容量70を構成できる。このため、各画素の非開口領域を広げなくても蓄積容量70を作りこむために十分な領域を確保できる。特に図2に示したように、蓄積容量70は、平面的に見てゲート電極3aを三方から略コの字状に囲む領域に形成されている部分を含むので、ゲート電極3aの周囲に広がる非開口領域を効率的に利用できる。加えて、このようなゲート電極3aの形成されていない領域を利用して、TFT30と画素電極9aとを接続するためのコンタクトホールICNTを開孔できる（即ち、従来のようにこのコンタクトホールICNTを避けて走査線を配線したり、走査線を避け

14

てこのコンタクトホールICNTを開孔する必要がない）。

【0064】本実施形態では特に、第1容量電極13は、ゲート電極3aと同一膜からなり、第2容量電極33は、バリア層34と同一膜からなるので、装置構成及び製造工程を簡略化する上でも大変有利である。特に、ゲート電極3aの形成時におけるパターンニングに変更を加えるだけで第1容量電極13を形成でき、バリア層34の形成時におけるパターンニングに変更を加えるだけで第2容量電極33を形成できる。また、TFT30の下側に配置された第1遮光膜11aを、第2容量電極33を固定電位に落とすための容量線300としても用いるので、ゲート電極3aと横並びに容量線を配線する必要もない。

【0065】これらに加えて、ゲート電極3a、TFT30等を上下から覆う内蔵遮光膜41及びデータ線6a並びに第1遮光膜11aにより、プロジェクタ用途のように強力な入射光を扱う場合でも、斜めの入射光、戻り光、内面反射光、多重反射光等の表示に悪影響を及ぼす光に対して十分な遮光を行える。

【0066】尚、図3に示したように内蔵遮光膜41に沿った領域については、第1遮光膜11aの配線幅を内蔵遮光膜41の配線幅よりも若干小さくして、第1遮光膜11aが内蔵遮光膜41の形成領域からはみ出さないのが好ましい。このように構成すれば内蔵遮光膜41に沿った領域については、入射光が内蔵遮光膜41の形成領域からはみ出した第1遮光膜11aの上面で反射することで、当該電気光学装置の内部における内面反射光や多重反射光が発生することを効果的に未然防止できる。尚、このように内蔵遮光膜41を第1遮光膜11aよりも一回り大きく形成すると、TFTアレイ基板10側からの戻り光が第1遮光膜11aの形成領域からはみ出した内蔵遮光膜41部分で反射することで、当該電気光学装置の内部における内面反射光や多重反射光は若干発生する。しかしながら、戻り光は入射光に比べて遥かに光強度が低いために、戻り光による内面反射や多重反射光の悪影響は入射光のそれに比べて軽微である。従って本実施形態の構成は有利である。

【0067】また図2及び図3に示したように、画素電極9aとバリア層34とを接続するコンタクトホールICNTを形成するために、内蔵遮光膜41は、このコンタクトホールICNTに対応する個所が括れている。従って、この部分における対向基板20側からの入射光に対する遮光性能が若干低下するが、これを補うべく本実施形態では、ゲート電極3aと同一膜からなる島状の導電膜3bを、この内蔵遮光膜41が括れて存在しない領域に設けている。このような導電膜3bは遮光膜ではないものの、光を吸収する性質を持つので、斜めの入射光がTFT30のチャネル領域1aに到達するのを阻止する上では十分な効果を発揮する。更に、このように内蔵

(9)

15

遮光膜41が括れていても、第1遮光膜11aは括れて形成されていない(括れさせる必要はない)ため、第1遮光膜11aがコンタクトホールICNT付近における画素の開口領域を規定し、光抜けを防止する。

【0068】以上説明した実施形態では、多数の導電層を積層することにより、データ線6aやゲート電極3aに沿った領域に段差が生じるが、TFTアレ基板10、下地絶縁膜12、第1層間絶縁膜4、第2層間絶縁膜7に溝を掘って、データ線6a等の配線やTFT30等を埋め込むことにより平坦化処理を行ってもよい、第3層間絶縁膜8や第2層間絶縁膜7の上面の段差をCMP (Chemical Mechanical Polishing) 処理等で研磨することにより、或いは有機SOGを用いて平らに形成することにより、当該平坦化処理を行ってもよい。

【0069】更に以上説明した実施形態では、画素スイッチング用TFT30は、好ましくは図3に示したようにLDD構造を持つが、低濃度ソース領域1b及び低濃度ドレイン領域1cに不純物の打ち込みを行わないオフセット構造を持ってよいし、ゲート電極3aの一部からなるゲート電極をマスクとして高濃度で不純物を打ち込み、自己整合的に高濃度ソース及びドレイン領域を形成するセルフアライン型のTFTであってもよい。また本実施形態では、画素スイッチング用TFT30のゲート電極を高濃度ソース領域1d及び高濃度ドレイン領域1e間に1個のみ配置したシングルゲート構造としたが、これらの間に2個以上のゲート電極を配置してもよい。このようにデュアルゲート或いはトリプルゲート以上でTFTを構成すれば、チャネルとソース及びドレイン領域との接合部のリーク電流を防止でき、オフ時の電流を低減することができる。

【0070】尚、第1実施形態及び以下に説明する各実施形態の電気光学装置において導電膜間を絶縁する各層間絶縁膜は、例えば、常圧、減圧CVD法、プラズマCVD法等によりTEOS (テトラ・エチル・オルソ・シリケート) ガス、TEB (テトラ・エチル・ボートレート) ガス等を用いて、NSG (ノンドープト・シリケート・ガラス)、PSG (リン・シリケート・ガラス) などのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等から構成すればよい。また、各層間絶縁膜の膜厚は、100~1000nm程度である。

【0071】本実施形態では特に、画素電極電位とされる第1容量電極13と走査線として機能する内蔵遮光膜41との間に、固定電位とされる第2容量電極33が配置されているので、内蔵遮光膜41と第1容量電極13との間の容量カップリングにより、両者の電位変動が相互に悪影響を及ぼすことを未然防止できる。逆に、このような容量カップリングによる悪影響を低減するために両者間の第1層間絶縁膜4を厚くしないで済む。

【0072】(第2実施形態) 次に、図7を参照して本発明の電気光学装置の第2実施形態について説明する。

16

ここに、図7は、図3と同様に遮光膜を抽出して示すTFTアレ基板の画素の平面図である。また、図7において、図2から図6 (第1実施形態) と同様の構成要素には、同様の参照符号を付し、その説明は省略する。

【0073】図7に示すように、第2実施形態では、第1実施形態と比べて、ストライプ状の走査線を兼ねる内蔵遮光膜41'の平面形状が異なる。より具体的には、内蔵遮光膜41'は、データ線6aに交差して伸びる本線部と、データ線6aに交差する個所からデータ線6aに沿って突出した突出部とを含む。その他の構成については、第1実施形態の場合と同様である。

【0074】従って第2実施形態によれば、第1実施形態の場合と同様に内蔵遮光膜41'の本線部によりデータ線6aに交差する方向についての各画素の開口領域を規定でき、これに加えて内蔵遮光膜41'の突出部により、データ線6aに沿った方向についての各画素の開口領域の大半を規定できる。そして、この突出部よりも先にあるコンタクトホールACNT付近については、データ線6aにより遮光すればよい。尚、内蔵遮光膜41'の突出部は、データ線6aよりも幅広に形成されているので、戻り光が内蔵遮光膜11aの突出部の形成領域からはみ出したデータ線6aの下面で反射することで、当該電気光学装置の内部に発生する内面反射光や多重反射光を効果的に低減できる。

【0075】ここで、以上説明した第1及び第2実施形態における第1容量電極13と高濃度ドレイン領域1eとの電気的接続について、図8を参照して説明を加える。ここに、図8(a)は、図5に示したB-B'断面のうち、この電気的接続に係る部分を拡大して示す断面図である。

【0076】図8(a)に示すように、第1容量電極13は、バリア層34を介して高濃度ドレイン領域1eに電気的に接続されて、画素電極電位とされる。このような接続は、“バリア層34の膜厚>絶縁薄膜2 (ゲート絶縁膜) の膜厚”とすることで、コンタクトホールBCONTを形成する際に、比較的簡単に得られる。

【0077】但し、図8(b)に示すように、絶縁薄膜2 (ゲート絶縁膜) にコンタクトホールBCNT'を開孔することで、第1容量電極13と高濃度ドレイン領域1eとを直接接続してもよい。このような接続のためには、コンタクトホールBCNT'の底にポリシリコン膜等からなる高濃度ドレイン領域1eが露出した際における、当該高濃度ドレイン領域1eの表面酸化が障害となり得るが、このような酸化膜は、フッ酸でライトエッチングすれば比較的簡単に除去できる。但し、絶縁薄膜2 (ゲート絶縁膜) に対して、フッ酸でライトエッチングすると、ピンホール等の欠陥が発生する可能性があるので、図8(a)に示したように第1容量電極13を、バリア層34を介して高濃度ドレイン領域1eに電気的に接続した方が、装置信頼性を高める上で有利である。

(10)

17

【0078】或いは、図8(c)に示すように、第1容量電極13を例えば図2及び図5で右方に延長して導電膜3bと一体化させてもよい。この場合、第2容量電極3も同様に右方に延長し、バリア層34と一体化させる。すると、図8(c)において誘電体膜42を介して対向配置された第2容量電極33及び第1容量電極13も、蓄積容量70の一部として機能する。この際、コンタクトホールBCNT'は、第1容量電極13と高濃度ドレイン領域1eとを接続するために設けられている。コンタクトホールICNTは、第1容量電極13と画素電極9aとを接続する（即ち、バリア層34を中継することなく第1容量電極13を画素電極9aに直接接続する）ために設けられている。

【0079】（電気光学装置の全体構成）以上のように構成された各実施形態における電気光学装置の全体構成を図9及び図10を参照して説明する。尚、図9は、TFTアレイ基板10をその上に形成された各構成要素と共に対向基板20の側から見た平面図であり、図10は、図9のH-H'断面図である。

【0080】図9において、TFTアレイ基板10の上には、シール材52がその縁に沿って設けられており、その内側に並行して、例えば第2遮光膜23と同じ或いは異なる材料から成る画像表示領域10aの周辺を規定する額縁としての第3遮光膜53が設けられている。シール材52の外側の領域には、データ線6aに画像信号を所定タイミングで供給することにより、データ線6aを駆動するデータ線駆動回路101及び外部回路接続端子102がTFTアレイ基板10の一辺に沿って設けられており、内蔵遮光膜41を走査線としてゲート電極3aに走査信号を所定タイミングで供給することによりゲート電極3aを駆動する走査線駆動回路104が、この一辺に隣接する2辺に沿って設けられている。ゲート電極3aに供給される走査信号遅延が問題にならないのならば、走査線駆動回路104は片側だけでも良いことは言うまでもない。また、データ線駆動回路101を画像表示領域10aの辺に沿って両側に配列してもよい。更にTFTアレイ基板10の残る一辺には、画像表示領域10aの両側に設けられた走査線駆動回路104間をつなぐための複数の配線105が設けられている。また、対向基板20のコーナー部の少なくとも1箇所においては、TFTアレイ基板10と対向基板20との間で電気的に導通をとるための導通材106が設けられている。そして、図10に示すように、図9に示したシール材52とほぼ同じ輪郭を持つ対向基板20が当該シール材52によりTFTアレイ基板10に固着されている。

【0081】尚、TFTアレイ基板10上には、これらのデータ線駆動回路101、走査線駆動回路104等に加えて、複数のデータ線6aに画像信号を所定のタイミングで印加するサンプリング回路、複数のデータ線6aに所定電圧レベルのプリチャージ信号を画像信号に先行

18

して各々供給するプリチャージ回路、製造途中や出荷時の当該電気光学装置の品質、欠陥等を検査するための検査回路等を形成してもよい。

【0082】以上図1から図10を参照して説明した各実施形態では、データ線駆動回路101及び走査線駆動回路104をTFTアレイ基板10の上に設ける代わりに、例えばTAB (Tape Automated bonding) 基板上に実装された駆動用LSIに、TFTアレイ基板10の周辺部に設けられた異方性導電フィルムを介して電氣的及び機械的に接続するようにしてもよい。また、対向基板20の投射光が入射する側及びTFTアレイ基板10の出射光が出射する側には各々、例えば、TNモード、VA (Vertically Aligned) モード、PDLC (Polymer Dispersed Liquid Crystal) モード等の動作モードや、ノーマリーホワイトモード/ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置される。

【0083】以上説明した各実施形態における電気光学装置は、プロジェクタに適用されるため、3枚の電気光学装置がRGB用のライトバルブとして各々用いられ、各ライトバルブには各々RGB色分解用のダイクロイックミラーを介して分解された各色の光が投射光として各々入射されることになる。従って、各実施形態では、対向基板20に、カラーフィルタは設けられていない。しかしながら、第2遮光膜23の形成されていない画素電極9aに対向する所定領域にRGBのカラーフィルタをその保護膜と共に、対向基板20上に形成してもよい。このようにすれば、プロジェクタ以外の直視型や反射型のカラー電気光学装置について、各実施形態における電気光学装置を適用できる。また、対向基板20上に1画素1個対応するようにマイクロレンズを形成してもよい。あるいは、TFTアレイ基板10上のRGBに対向する画素電極9a下にカラーレジスト等でカラーフィルタ層を形成することも可能である。このようにすれば、入射光の集光効率を向上することで、明るい電気光学装置が実現できる。更にまた、対向基板20上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー電気光学装置が実現できる。

【0084】本発明は、上述した各実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う電気光学装置もまた本発明の技術的範囲に含まれるものである。

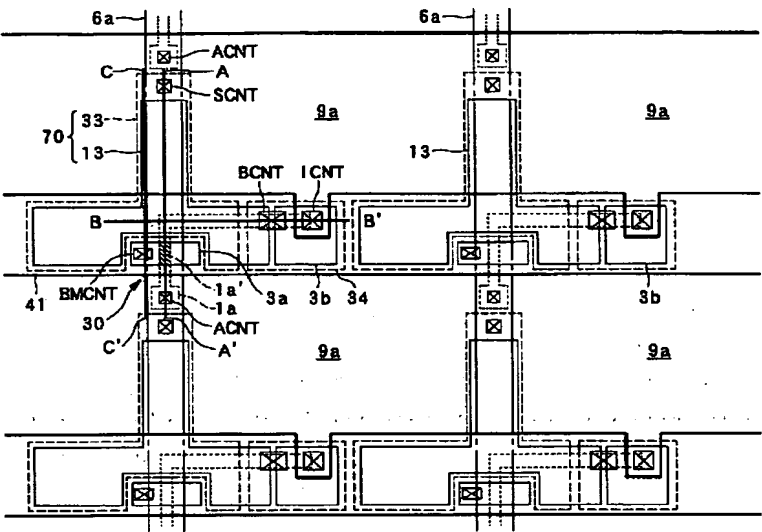
【図面の簡単な説明】

【図1】本発明の第1実施形態の電気光学装置における画像表示領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路である。

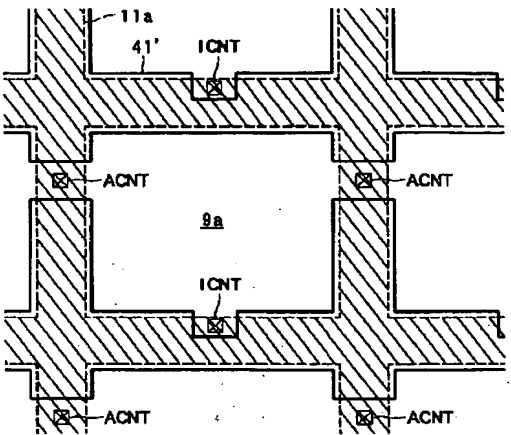


(12)

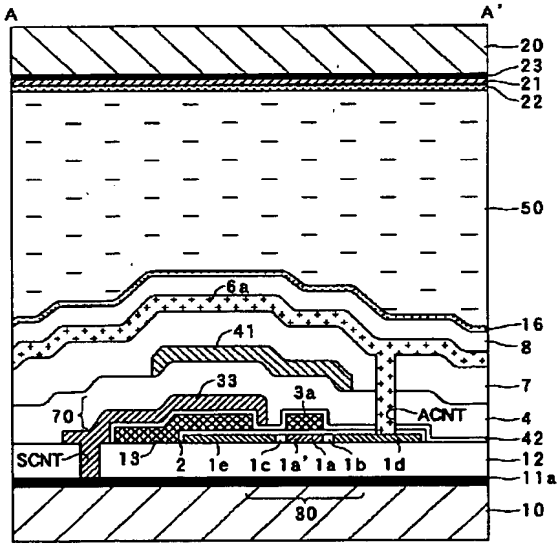
【図2】



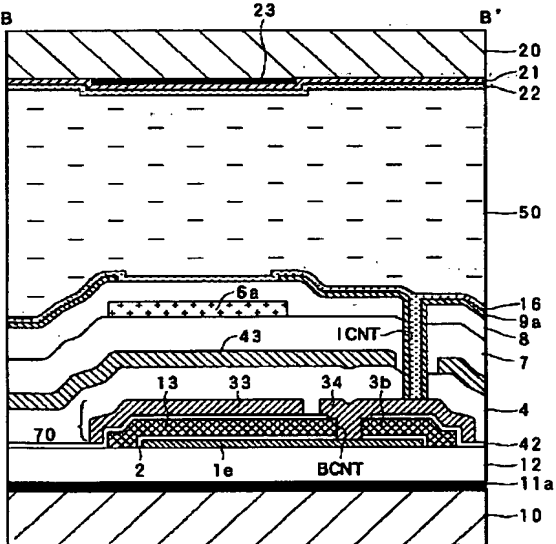
【図7】



【図4】

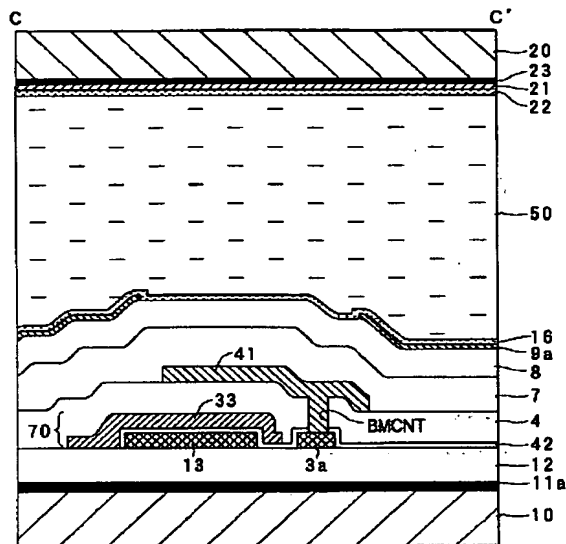


【図5】

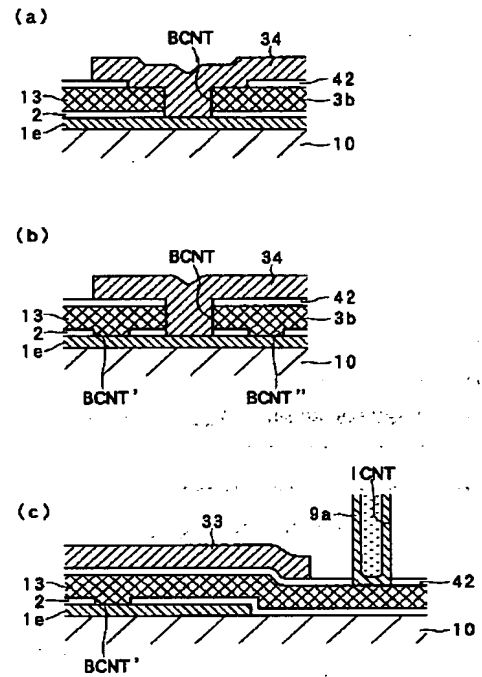


(13)

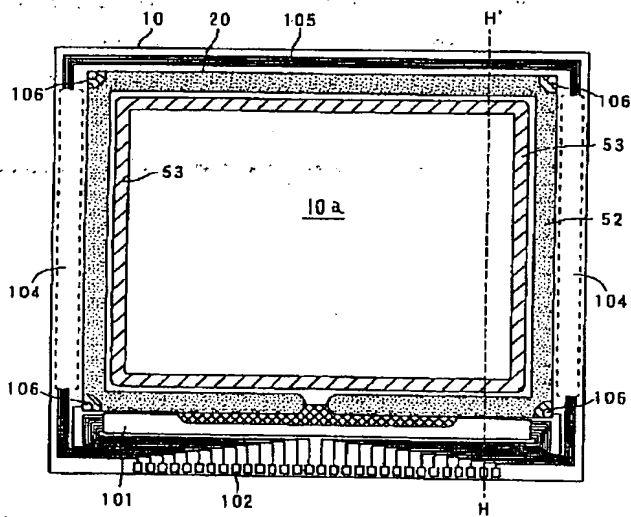
【図 6】



【図 8】



【図 9】



フロントページの続き

(51) Int. Cl. <sup>7</sup>

識別記号

F I  
H O 1 L 29/78

テーマコード\* (参考)

6 1 9 B

(14)

Fターム(参考) 2H091 FA34Y FB08 FD04 GA02  
LA03 LA13  
2H092 HA04 JA25 JA38 JA46 JB23  
JB53 JB54 JB64 JB66 JB69  
KA18 KB04 KB23 KB24 KB25  
MA08 NA01 NA07 NA28 QA06  
QA07 QA15 RA05  
5C094 AA06 AA09 BA03 BA43 CA19  
EA04 EA07 ED15  
5F110 AA03 AA30 BB02 CC02 DD02  
DD03 DD05 DD11 EE09 EE27  
GG02 GG13 HM14 HM15 NN02  
NN04 NN23 NN24 NN25 NN35  
NN36 NN44 NN46 NN47 NN54  
NN55 NN73 QQ11 QQ19